

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-351690
(43)Date of publication of application : 19.12.2000

(51)Int.Cl. C30B 15/00
C30B 15/04
C30B 15/20
C30B 29/06

(21)Application number : 11-160414

(71)Applicant : NIPPON STEEL CORP
NSC ELECTRON CORP

(22)Date of filing : 08.06.1999

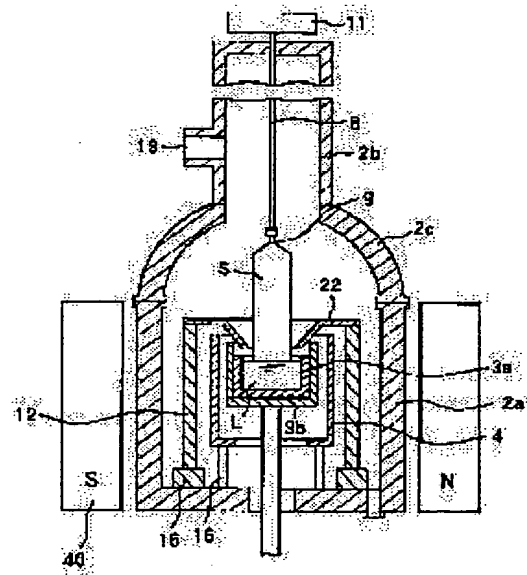
(72)Inventor : IWASAKI TOSHIO
HARADA HIROBUMI
TANAKA MASAHIRO
ISOMURA CHU

(54) SILICON SINGLE CRYSTAL WAFER AND ITS PRODUCTION

(57)Abstract

PROBLEM TO BE SOLVED: To form crystal in defect-free area in good yield by changing pulling velocity V and temperature gradient G of a single crystal grown by the Czochralski process according to dopant concentration and keeping V/G value in crystal interface within a prescribed range in the radial direction of the crystal.

SOLUTION: Molten silicon L containing a dopant such as B, P, Al, Ga, As, In or Sb and additive element such as H, He, C, Ne, Ge, Kr, Sn or Xe is housed in a crucible 3 arranged in a heating chamber 2a equipped with a heater 4 and a heat insulating material 12 and a silicon single crystal S is pulled up through a seed crystal 9 from the molten silicon L . A pulling-up velocity V of the crystal S and/or a temperature gradient G on the crystal S side in crystal axial direction on solid-liquid interface is changed according to the change of dopant concentration and V/G value is kept within a prescribed range. Thereby, an area generating ring-like oxidation induced stacking fault is made to vanish centering a wafer and a defect-free area without a dislocation cluster is formed in the whole radial direction.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-351690
(P2000-351690A)

(43) 公開日 平成12年12月19日 (2000. 12. 19)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
C 3 0 B 15/00		C 3 0 B 15/00	Z 4 G 0 7 7
15/04		15/04	
15/20		15/20	
29/06	5 0 2	29/06	5 0 2 J 5 0 2 E
審査請求 未請求 請求項の数21 O L (全 15 頁)			

(21) 出願番号 特願平11-160414

(22) 出願日 平成11年6月8日 (1999. 6. 8)

(71) 出願人 000006655

新日本製鐵株式会社
東京都千代田区大手町2丁目6番3号

(71) 出願人 000111096

ニッテツ電子株式会社
東京都中央区八丁堀三丁目11番12号

(72) 発明者 岩崎 俊夫

光市島田大字3434 ニッテツ電子株式会社
内

(74) 代理人 100067541

弁理士 岸田 正行 (外2名)

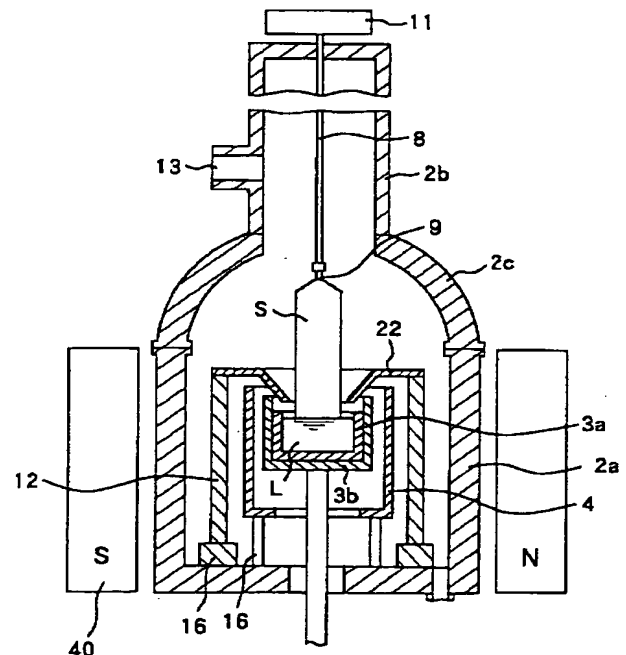
最終頁に続く

(54) 【発明の名称】 シリコン単結晶ウエーハおよびその製造方法

(57) 【要約】

【課題】 CZ法によるシリコン単結晶の育成において、結晶中のドーパント濃度が変化した場合でも、無欠陥領域の結晶を、歩留良く製造する方法を提供する。また、無欠陥領域を製造するための引上げ速度Vや温度勾配Gのトレランスを広げ、無欠陥領域の結晶を歩留良く製造する方法を提供する。

【解決手段】 結晶の引上速度をV、固液界面における結晶軸方向の結晶側の温度勾配をGとした時に、無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、ドーパント濃度に依存して、引上速度V、および/または温度勾配Gを変更する。また、シリコン、酸素、および窒素以外の元素を添加したシリコン融液からシリコン単結晶を引上げる。



【特許請求の範囲】

【請求項 1】 チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度を V 、固液界面における結晶軸方向の結晶側の温度勾配を G としたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面における V/G 値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、ドーパント濃度の変更に合わせて、引上速度 V 、および/または温度勾配 G を変更することを特徴とするシリコン単結晶ウェーハの製造方法。

【請求項 2】 チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度を V 、固液界面における結晶軸方向の結晶側の温度勾配を G としたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面における V/G 値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、結晶軸方向のドーパント濃度の変化に合わせて、引上速度 V 、および/または温度勾配 G を制御することを特徴とするシリコン単結晶ウェーハの製造方法。

【請求項 3】 前記ドーパント濃度が低いほど、 V を大きくする、および/または、 G を小さくすることを特徴とする請求項 1 又は 2 に記載のシリコン単結晶ウェーハの製造方法。

【請求項 4】 チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度を V 、固液界面における結晶軸方向の結晶側の温度勾配を G としたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面における V/G 値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、ドーパント濃度の変更に合わせて、 V/G 値を変更することを特徴とするシリコン単結晶ウェーハの製造方法。

【請求項 5】 チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度を V 、固液界面における結晶軸方向の結晶側の温度勾配を G としたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面における V/G 値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、結晶軸方向のドーパント濃度の変化に合わせて、 V/G 値を制御することを特徴とするシリコン単結晶ウェーハの製造方法。

【請求項 6】 前記ドーパント濃度が低いほど、 V/G 値を大きくすることを特徴とする請求項 4 又は 5 に記載のシリコン単結晶ウェーハの製造方法。

【請求項 7】 チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度を V 、固液界面における結晶軸方向の結晶側の温度勾配を G としたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面における V/G 値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、結晶半径方向のドーパント濃度の変動に合わせて、温度勾配 G の面内分布を制御することを特徴とするシリコン単結晶ウェーハの製造方法。

【請求項 8】 チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度を V 、固液界面における結晶軸方向の結晶側の温度勾配を G としたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面における V/G 値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、結晶半径方向のドーパント濃度の変動に合わせて、 V/G 値の面内分布を制御することを特徴とするシリコン単結晶ウェーハの製造方法。

【請求項 9】 チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度を V 、固液界面における結晶軸方向の結晶側の温度勾配を G としたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面における V/G 値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、シリコン融液中のドーパント濃度を制御しつつシリコン単結晶を引上げることを特徴とするシリコン単結晶ウェーハの製造方法。

【請求項 10】 シリコン結晶をシリコン融液に追加添加しながらシリコン単結晶を引上げることを特徴とする請求項 9 記載のシリコン単結晶ウェーハの製造方法。

【請求項 11】 シリコン融液中にあらかじめ固体層を形成し、その固体層を溶解しながらシリコン単結晶を引上げることを特徴とする請求項 9 記載のシリコン単結晶ウェーハの製造方法。

【請求項 12】 前記ドーパントが、ホウ素、リン、アルミニウム、ガリウム、ヒ素、インジウム、アンチモンの内のいずれか 1 種、あるいは 2 種以上であることを特徴とする請求項 1 乃至 11 のいずれかに記載のシリコン単結晶ウェーハの製造方法。

【請求項 13】 チョクラスキー法により製造されたシリコン単結晶ウェーハであって、熱酸化处理をした際

に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅したウエーハであり、かつウエーハ全面にわたって転位クラスターが無く、かつ、ホウ素、リン、アルミニウム、ガリウム、ヒ素、インジウム、アンチモンの内の2種以上がドーブされていることを特徴とするシリコン単結晶ウエーハ。

【請求項14】 チョクラスキー法により製造されたシリコン単結晶ウエーハであって、熱酸化処理をした際に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅したウエーハであり、かつウエーハ全面にわたって転位クラスターが無く、かつドーバント濃度のウエーハ面内におけるバラツキが5%未満であることを特徴とするシリコン単結晶ウエーハ。

【請求項15】 前記ドーバントが、ホウ素、リン、アルミニウム、ガリウム、ヒ素、インジウム、アンチモンの内のいずれか1種、あるいは2種以上であることを特徴とする請求項14記載のシリコン単結晶ウエーハ。

【請求項16】 チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度をV、固液界面における結晶軸方向の結晶側の温度勾配をGとしたときに、熱酸化処理した際に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、シリコン、酸素、ホウ素、リン、アルミニウム、ガリウム、ヒ素、インジウム、アンチモン、および窒素以外の元素を添加したシリコン融液からシリコン単結晶を引上げることを特徴とするシリコン単結晶ウエーハの製造方法。

【請求項17】 チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度をV、固液界面における結晶軸方向の結晶側の温度勾配をGとしたときに、熱酸化処理した際に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、シリコン、酸素、ホウ素、リン、アルミニウム、ガリウム、ヒ素、インジウム、アンチモン、および窒素以外の元素をシリコン融液に添加しながらシリコン単結晶を引上げることを特徴とするシリコン単結晶ウエーハの製造方法。

【請求項18】 前記添加元素が、水素、ヘリウム、炭素、ネオン、ゲルマニウム、クリプトン、錫、キセノンの内の1種、あるいは2種以上であることを特徴とする請求項16又は17記載のシリコン単結晶ウエーハの製造方法。

【請求項19】 チョクラスキー法により製造されたシリコン単結晶ウエーハであって、熱酸化処理をした際

に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅したウエーハであり、かつウエーハ全面にわたって転位クラスターが無く、かつ、水素、ヘリウム、炭素、ネオン、ゲルマニウム、クリプトン、錫、キセノンの内の1種、あるいは2種以上がドーブされていることを特徴とするシリコン単結晶ウエーハ。

【請求項20】 シリコン融液に磁場を印加しつつシリコン単結晶を引上げることを特徴とする請求項1乃至12、16乃至18のいずれかに記載のシリコン単結晶ウエーハの製造方法。

【請求項21】 印加する磁場が、水平磁場、あるいはカスプ磁場であることを特徴とする請求項20記載のシリコン単結晶ウエーハの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、チョクラスキー法（以下、CZ法）により育成され、特に、熱酸化処理をした際に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅し、ボイドや転位クラスターなどの微小欠陥が存在しない、電気特性に優れたシリコン単結晶ウエーハおよびその製造方法に関する。

【0002】

【従来の技術】シリコン単結晶の製造方法として、ルツボ内融液から結晶を育成させつつ引上げるCZ法が広く行われている。CZ法では、例えば図1に模式的に示すような構成の単結晶製造装置が用いられる。まず、図中のルツボ内に原料としてシリコン多結晶を入れ、それらを取り囲むヒーター（ヒーター、断熱材などの炉内構造物を総称して、以下では、ホットゾーンと呼ぶ）によって原料を融解する。ルツボ内の融液の上方より種結晶を降ろして融液表面に接触させ、この種結晶を回転させながら、引上げ速度を制御しつつ上方に引上げることにより所定の径の単結晶を製造する。結晶が成長するにつれ融液が減少していくが、融液表面の位置を引き上げ装置に対して一定に保つために、引上げられた結晶の重量に応じてルツボ位置を上昇させている。

【0003】原料として用いられるシリコン多結晶の純度は、一般的に99.9999%以上の高純度であるが、製造するシリコン単結晶の伝導型と比抵抗を制御するために、ドーバントを故意に添加する。結晶をP型にするためには、アクセプターとして作用するホウ素などのIII族の元素をドーバントとして添加し、N型にするためには、リンやアンチモンなどのV族の元素をドーバントとして添加する。また、原料を入れるルツボは、一般的に石英が用いられている。石英ルツボはシリコン融液との接触により少しずつ溶解するため、シリコン融液中には高濃度の酸素が含まれている。従って、シリコン融液中には一般的に、故意に添加したドーバント元素と酸素が含まれており、それらの一部は結晶成長とともに結晶内に取り込まれていく。

【0004】シリコン融液中のドーパントは、その偏析係数に従って結晶中に取り込まれる。ドーパントの偏析係数は一般的に1より小さいため、融液中のドーパントは結晶育成とともに濃縮されていく。結晶中に取り込まれるドーパントの濃度も、結晶引上げに伴う融液中の濃度の上昇とともに（結晶の下部にいくほど）高くなる。製品となるシリコンウエーハのドーパント濃度は、顧客毎の仕様に比抵抗の範囲として定められているため、その範囲を外れた結晶部位は製品とはならない。従って、結晶軸方向のドーパント濃度の変化は歩留低下の要因となっていた。この問題を解決するために、シリコン融液にシリコン結晶を追加添加しながら結晶引上げを行なう方法（連続チャージ法）や、溶解が完了した融液内にあらためて固体層を形成した後に結晶引き上げを開始する方法（DL CZ法）などが提案されてきた。しかしこれらの方法はいずれも無欠陥領域結晶を製造することを目的としたものではなかった。

【0005】結晶の比抵抗は結晶中のドーパント濃度に依存して変化する。しかし、結晶の冷却過程における450℃付近の低温域の通過時間が長い場合には、サーマルドナーと呼ばれるドナーの性質を有する結晶欠陥が形成されるため、比抵抗はその影響を受けてしまう。サーマルドナーは、650℃以上での追加熱処理により消滅させることができるため、引上げが完了した結晶には、ブロックに切断した状態か、あるいはウエーハにスライスした状態で、サーマルドナーを消去するための熱処理（以下、ドナーキラーアニール）を施し、比抵抗を目的の値に調整する。ドナーキラーアニール後の比抵抗は、結晶中のドーパント濃度でほぼ完全に決定される。

【0006】シリコン単結晶から切り出したウエーハには、微小な転位クラスターやボイドが存在する場合がある。ボイドはウエーハ表面を異物検査装置で測定することにより小さなビットとして検出される。このビットは結晶欠陥に起因したビットとしてCOP（Crystal Originated Pits）と呼ばれている。また、ウエーハに熱酸化処理を加えると積層欠陥が発生することがある（酸化誘起積層欠陥：Oxidation-Induced Stacking Faults、以下OSF）。転位クラスター、COPやOSFといった微小欠陥は、デバイス不良の原因となる場合があるため、欠陥の種類、密度、サイズなどを制御する必要がある。これまでにも多くの研究がなされてきた。シリコン結晶育成中のこれらの微小欠陥の形成機構については、以下で詳しく述べることにする。

【0007】Voronkovは、 V/G 値とシリコン結晶内の欠陥種との関係を、フローティングゾーン（FZ）法で育成したシリコン結晶において初めて指摘し、CZ法で育成したシリコン結晶においても同様のことが起こることを示唆した（V.V.Voronkov; Journal of Crystal Growth, 1982, Vol.59, p.625-643）。ここでVはシリコン単結晶の育成速度を示し、Gは結晶成長界面における結

晶軸方向の結晶側の温度勾配を示している。また、FZ法とは、ロッド状の多結晶シリコンを高周波加熱で溶解しながら、種結晶をその溶けたシリコン融液に接触させて後に移動させることで単結晶を得る方法である。CZ法との大きな違いは、FZ法ではシリコン融液部は融液自体の表面張力により支持されているため、CZ法のような石英ルツボを必要としない点である。従って、FZ法により育成されたシリコン単結晶中の酸素濃度は、CZ法により育成されたシリコン単結晶中の酸素濃度に比べて、非常に低い。

【0008】この文献によると、 V/G 値が小さいときには格子間シリコン型の欠陥であるA欠陥とB欠陥がシリコン単結晶内に存在する。 V/G 値を増加させていき、ある臨界値 ξ_1 を越えるとA欠陥は存在しなくなり、B欠陥のみとなる。さらに V/G 値を大きくして ξ_2 を越えると、B欠陥も存在しなくなり、無欠陥領域となる。さらに V/G 値を大きくして ξ_3 を越えると、格子間シリコン型の欠陥に代って原子空孔型のD欠陥が形成されてしまう。つまり、 V/G を $\xi_1 \sim \xi_3$ の間に維持すれば無欠陥領域の結晶を得られることが、確認されていた。提案された欠陥形成モデルでは、結晶成長界面から導入された点欠陥（格子間シリコンと原子空孔）が結晶成長界面近傍で拡散や再結合反応を起こす。そして最終的に結晶中に多く残存した点欠陥種が、前述のA、B欠陥やD欠陥を形成する、というものである。この V/G 値とシリコン単結晶内に現れる点欠陥種との関係はCZ法により育成されたシリコン単結晶にも適用されることが、この文献で示唆されている。

【0009】CZ法におけるシリコン単結晶中の欠陥種と育成条件との関係については、これまでVoronkovが提唱したFZ法における V/G モデルと同様に、以下のよう考えられてきた。

【0010】結晶が凝固した直後の高温領域における優勢な点欠陥種とその濃度は、引上げ速度Vと固液界面における結晶側の結晶軸方向の温度勾配Gとの比、 V/G 値、との間に図2に示す関係がある。即ち、 V/G 値が大きい場合には優勢な点欠陥種は原子空孔であり、 V/G 値が小さくなるにしたがって原子空孔濃度が小さくなり、ある値で0となる。 V/G 値をさらに小さくしていくと、やがて優勢な点欠陥の種類は格子間シリコンになり、 V/G 値を小さくするに従ってその濃度も高くなる。

【0011】高温において優勢となった点欠陥は、結晶が冷える過程において、その濃度に依存して様々な構造欠陥に変化していくと考えられる。 V/G 値が η_1 よりも小さい場合には、高い濃度で存在する格子間シリコンは転位クラスターを形成する。 V/G 値が η_1 から η_2 までの範囲では、結晶内に格子間シリコンがわずかに存在するが、濃度が低いと、顕著な構造欠陥は形成しない。 η_2 では、格子間シリコン濃度、原子空孔濃度とも

0になる。 η_2 以上では、優勢な点欠陥種は格子間シリコンから原子空孔に代るが、 η_2 から η_3 までの範囲では、低濃度で存在する原子空孔は酸素析出物の発生核となる微小な欠陥（以下酸素析出核）を形成する。 η_3 から η_4 までの範囲ではOSFの発生核（以下OSF核。リング状に分布するOSFの核）となり、そして η_4 以上では高濃度で存在する原子空孔はボイドを形成する。

【0012】これらの構造欠陥の内、転位クラスターは、それ自体がデバイス特性を劣化させることが明らかになっている。わずかに存在する格子間シリコンはデバイス特性には影響を及ぼさない。酸素析出核は、非常に微小な欠陥であるため、それ自体はデバイス特性を劣化させる原因とはならず、むしろ有害な不純物の吸収源として働く酸素析出物の発生中心として働く効果がある。OSF核の実体は板状の酸素析出物と推測されており、それ自体がデバイス特性の劣化原因になる場合もある。また熱酸化によりOSF核を発生中心としてウエーハ表面のデバイス活性領域にOSFが発生すると、デバイス特性が著しく劣化されることが判っている。また、ボイドはウエーハ表面ではビット（COP）として現れ、あるサイズ以上になるとデバイス特性が劣化されることが判っている。

【0013】このようにV/G値が η_2 から η_3 までの範囲であればデバイス特性に悪影響を及ぼす欠陥は形成されないと考えられており、この条件範囲で育成された結晶領域は無欠陥領域と言われている。

【0014】一方、一般的な条件で育成した結晶から切り出したウエーハにはOSFのリング状分布を含む様々な欠陥が同心円状に分布してしまう。図3はこのような欠陥分布の模式図を示している。ウエーハの最外周から、転位クラスター領域、格子間シリコン型の無欠陥領域、原子空孔型の無欠陥領域、OSFリング領域、そして最も中心がボイド領域となる。これまでV/G値が η_2 に近い条件で結晶育成が行われてきたため、ウエーハ全面では η_2 から η_4 まで様々な値を横切り、図3のような欠陥分布になったと考えられる。

【0015】Voronkovが提案したV/Gを指標としたCZ法における欠陥制御方法に関して、特開平8-330316号公報に、CZ法により育成されたシリコン単結晶ウエーハであって、熱酸化処理をした際にリング状に発生するOSFがウエーハの中心部に消滅した低速育成ウエーハであり、かつウエーハ全面で転位クラスターが排除されているシリコン単結晶ウエーハの製造方法が開示されている。この製造方法は、CZ法でシリコン単結晶を育成する際に、引上げ速度をV（mm/分）とし、シリコン融点から1300℃までの温度範囲における結晶軸方向の結晶側の温度勾配の平均値をG（℃/mm）とすると、V/G値を結晶中心位置と結晶外周から30mmまでの位置との間では0.20～0.22mm²/℃・分とし、結晶外周から30mmまでの位置と結晶

外周位置との間では0.20～0.22mm²/℃・分とするか、若しくは結晶外周に向かって漸次増加させることを特徴とする。

【0016】即ち、上記特開平8-330316号公報では、OSFリング領域と転位クラスター領域の間の無欠陥領域を半径方向の全てに広げた結晶の製造方法に関して開示されている。

【0017】ウエーハ面内全域にわたって無欠陥領域を得るための具体的なV/Gの制御方法に関しては、例えば特開平10-265294号公報に、結晶を取り囲む熱遮蔽材により結晶側面からの入熱を制御し、結晶側の結晶軸方向の温度勾配Gを結晶面内で均一にすることでV/Gを結晶面内で均一にする方法が開示されている。

【0018】一方、シリコン結晶中に導入されたシリコン以外の元素が無欠陥領域の形成条件に与える影響については、これまでわずかな報告しかされていない。第46回応用物理学関係連合講演会予稿集、p.471, 29a-Z B-9には、シリコン結晶中に窒素を添加することによって、無欠陥領域のV/Gトレランスが増大することが示されており、かつ窒素を添加した場合の無欠陥領域の品質は、COPや酸化膜耐圧ともエピウエーハ並みに良好であることが示されている。しかしながら、シリコン結晶中の窒素は、極微量存在しただけでもOSF核として作用することが知られている。また、デバイス構造の微細化が進むにつれてデバイスプロセスは低温化の傾向にあるが、シリコン結晶中での窒素の拡散定数は大きいいため、低温での繰り返し長時間にわたるデバイスプロセスを経るうちに、窒素はデバイス活性となるウエーハの表面に偏析し、OSF等の構造欠陥の発生原因になることが懸念されている。

【0019】窒素以外の元素が無欠陥領域に及ぼす影響についてはこれまで報告がなく、また、ドーパント濃度の影響についてもこれまで報告されたことがない。

【0020】シリコン融液に磁場を印加しながらシリコン単結晶を引上げる方法については、カスプ磁場および水平磁場について報告がなされている。カスプ磁場装置とは、例えば特公平2-12920号公報に示されるように、引き上げ装置の外壁の上下に同軸対向磁石を配置したもので、この磁石により融液内には等軸対称的かつ放射状のカスプ磁場が形成される。水平磁場装置とは、特公昭58-50951号公報に示されるように、引き上げ装置の外壁の左右に同軸対向磁石を配置したもので、この磁石により融液内には水平方向の磁場が形成される。水平磁場装置を配置した引上げ炉を図4に模式的に示す。

【0021】これらのカスプ磁場や水平磁場を融液に印加しながらシリコン単結晶を引上げる方法は、これまで酸素濃度制御や融液流動制御を目的として行われてきた。しかしながら、無欠陥領域を得ることを目的とした報告はこれまでにない。

【0022】

【発明が解決しようとする課題】ウェーハ面内全域にわたって無欠陥領域であるウェーハ（無欠陥領域結晶）を得るための、特開平8-330316号公報や特開平10-265294号公報に記載された方法においては、図8に示すようにインゴット全長のうちのわずかの長さについては無欠陥領域結晶が得られるものの、インゴット軸方向のほとんどの部分については、転位クラスター領域あるいはOSFリングおよびボイド領域であり、無欠陥領域結晶の採取歩留りは極めて低いのが実状であった。

【0023】また、特定の品種においては特定の引上げ条件を採用することにより結晶の軸方向一定長さにわたって無欠陥領域ウェーハが作成できるものの、別の品種では同じ引上げ条件を採用しても無欠陥領域ウェーハがまったく得られない場合があった。

【0024】本発明の目的は、CZ法によるシリコン単結晶の育成において、無欠陥領域の結晶を歩留良く製造でき、異なる品種においても同様に無欠陥領域結晶を製造できる方法を提供することにある。

【0025】また、無欠陥領域を製造するための引上げ速度Vや温度勾配Gのトレランスを広げ、無欠陥領域の結晶を歩留良く製造する方法を提供することにある。

【0026】

【課題を解決するための手段】上記目的を達成するために、本発明では、

(1) チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度をV、固液界面における結晶軸方向の結晶側の温度勾配をGとしたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、ドーパント濃度の変更に合わせて、引上速度V、および/または温度勾配Gを変更することを特徴とするシリコン単結晶ウェーハの製造方法。

(2) チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度をV、固液界面における結晶軸方向の結晶側の温度勾配をGとしたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、結晶軸方向のドーパント濃度の変化に合わせて、引上速度V、および/または温度勾配Gを制御することを特徴とするシリコン単結晶ウェーハの製造方法。

(3) 前記ドーパント濃度が低いほど、Vを高くする、および/または、Gを低くすることを特徴とする請求項

1、2記載のシリコン単結晶ウェーハの製造方法。

(4) チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度をV、固液界面における結晶軸方向の結晶側の温度勾配をGとしたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、ドーパント濃度の変更に合わせて、目標とするV/G値を変更することを特徴とするシリコン単結晶ウェーハの製造方法。

(5) チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度をV、固液界面における結晶軸方向の結晶側の温度勾配をGとしたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、結晶軸方向のドーパント濃度の変化に合わせて、V/G値を制御することを特徴とするシリコン単結晶ウェーハの製造方法。

(6) 前記ドーパント濃度が低いほど、V/G値を高くすることを特徴とする請求項4、5記載のシリコン単結晶ウェーハの製造方法。

(7) チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度をV、固液界面における結晶軸方向の結晶側の温度勾配をGとしたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、結晶半径方向のドーパント濃度の変動に合わせて、温度勾配Gの面内分布を制御することを特徴とするシリコン単結晶ウェーハの製造方法。

(8) チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度をV、固液界面における結晶軸方向の結晶側の温度勾配をGとしたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、結晶半径方向のドーパント濃度の変動に合わせて、V/G値の面内分布を制御することを特徴とするシリコン単結晶ウェーハの製造方法。

(9) チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度をV、固液界面における

結晶軸方向の結晶側の温度勾配をGとしたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、シリコン融液中のドーバント濃度を制御しつつシリコン単結晶を引上げることを特徴とするシリコン単結晶ウエーハの製造方法。

(10) シリコン結晶をシリコン融液に追加添加しながらシリコン単結晶を引上げることを特徴とする請求項9記載のシリコン単結晶ウエーハの製造方法。

(11) シリコン融液中にあらかじめ固体層を形成し、その固体層を溶解しながらシリコン単結晶を引上げることを特徴とする請求項9記載のシリコン単結晶ウエーハの製造方法。

(12) 前記ドーバントが、ホウ素、リン、アルミニウム、ガリウム、ヒ素、インジウム、アンチモンの中のいずれか1種、あるいは2種以上であることを特徴とする請求項1～11記載のシリコン単結晶ウエーハの製造方法。である。

【0027】これらの方法により、

(13) チョクラスキー法により製造されたシリコン単結晶ウエーハであって、熱酸化处理をした際に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅したウエーハであり、かつウエーハ全面にわたって転位クラスターが無く、かつ、ホウ素、リン、アルミニウム、ガリウム、ヒ素、インジウム、アンチモンの内の2種以上がドーブされていることを特徴とするシリコン単結晶ウエーハ。

(14) チョクラスキー法により製造されたシリコン単結晶ウエーハであって、熱酸化处理をした際に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅したウエーハであり、かつウエーハ全面にわたって転位クラスターが無く、かつドーバント濃度のウエーハ面内におけるバラツキが5%未満であることを特徴とするシリコン単結晶ウエーハ。

(15) 前記ドーバントが、ホウ素、リン、アルミニウム、ガリウム、ヒ素、インジウム、アンチモンの内のいずれか1種、あるいは2種以上であることを特徴とする請求項14記載のシリコン単結晶ウエーハ。を得ることが可能になる。

【0028】さらに、

(16) チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度をV、固液界面における結晶軸方向の結晶側の温度勾配をGとしたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向

で所定の範囲に入れつつシリコン単結晶を育成する方法において、シリコン、酸素、ホウ素、リン、アルミニウム、ガリウム、ヒ素、インジウム、アンチモン、および窒素以外の元素を添加したシリコン融液からシリコン単結晶を引上げることを特徴とするシリコン単結晶ウエーハの製造方法。

(17) チョクラスキー法によりシリコン単結晶を製造するにあたり、結晶の引上速度をV、固液界面における結晶軸方向の結晶側の温度勾配をGとしたときに、熱酸化处理した際に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅しかつ転位クラスターが無い無欠陥領域を結晶の半径方向の全てにわたって形成するために、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れつつシリコン単結晶を育成する方法において、シリコン、酸素、ホウ素、リン、アルミニウム、ガリウム、ヒ素、インジウム、アンチモン、および窒素以外の元素をシリコン融液に添加しながらシリコン単結晶を引上げることを特徴とするシリコン単結晶ウエーハの製造方法。

(18) 前記添加元素が、水素、ヘリウム、炭素、ネオン、ゲルマニウム、クリプトン、錫、キセノンの内の1種、あるいは2種以上であることを特徴とする請求項16、17記載のシリコン単結晶ウエーハの製造方法。である。

【0029】これらの方法により、

(19) チョクラスキー法により製造されたシリコン単結晶ウエーハであって、熱酸化处理をした際に酸化誘起積層欠陥がリング状に発生する領域がウエーハ中心に消滅したウエーハであり、かつウエーハ全面にわたって転位クラスターが無く、かつ、水素、ヘリウム、炭素、ネオン、ゲルマニウム、クリプトン、錫、キセノンの内の1種、あるいは2種以上がドーブされていることを特徴とするシリコン単結晶ウエーハ。を得ることができる。

【0030】また、

(20) シリコン融液に磁場を印加しつつシリコン単結晶を引上げることを特徴とする請求項1～12、16～18記載のシリコン単結晶ウエーハの製造方法。

(21) 印加する磁場が、水平磁場、あるいはカスプ磁場であることを特徴とする請求項20記載のシリコン単結晶ウエーハの製造方法。である。

【0031】

【発明の実施の形態】本発明者らは、無欠陥領域結晶を製造するにあたり、添加するドーバント量の異なる2水準の試験を行なった。その際の結晶引上げは、固液界面におけるV/G値を結晶の半径方向で所定の範囲に入れる、従来から知られている無欠陥領域結晶を製造する条件で行なった。具体的には、特開平8-330316号公報や特開平10-265294号公報に記載された方法である。ドーバント量を変える点以外は、両水準で条

件を全く等しくして行なった。ドーバント量の異なる結晶の欠陥領域分布を図8と図10に示す。また、併せてドナーキラーアニール後の結晶中心位置での比抵抗の結晶軸方向の変化を合わせて示す。図8の結晶の比抵抗は $12 \sim 8 \Omega \cdot \text{cm}$ であり、図10の結晶の比抵抗は $16 \sim 11 \Omega \cdot \text{cm}$ である。引上げ条件は全く等しいにもかかわらず、両者の欠陥領域分布は大きく異なり、図8の結晶では結晶直胴 $300 \text{ mm} \sim 600 \text{ mm}$ で全面無欠陥領域結晶が形成されているのに対して、図10の結晶では直胴全長にわたり転位クラスターが形成している。この結果は、無欠陥領域の条件範囲はドーバント濃度に依存していることを示している。

【0032】本発明者らは、さらに結晶の引上げ条件を様々に変更して試験を行い、無欠陥領域とドーバント濃度との関係を調査した。図5は、ドーバントとしてホウ素を添加した場合の、無欠陥領域の条件範囲とドナーキラーアニール後の比抵抗、引上げ速度との関係を示している。ドナーキラーアニール後の比抵抗からは結晶中のドーバント濃度を知ることができ、比抵抗が低いほどドーバント濃度は高い。図5は、比抵抗が低いほど、即ちドーバント濃度が高いほど、無欠陥領域のための引上げ速度のトレランスが広がることを示している。この結果は、図2に示した V/G 値と点欠陥種・濃度の関係が、ドーバント濃度に依存して図6の様に变化することを示している。即ち、図2に示した η_1 から η_2 の値は一定ではなく、ドーバント濃度に依存して变化することを示している。

【0033】このような現象が発生する理由は次のように考えられる。ドーバントは融液から結晶中に結晶の凝固とともに取り込まれるが、点欠陥（格子間シリコン、原子空孔）も結晶の凝固とともに結晶中に熱平衡濃度で発生する。点欠陥の優勢種やその濃度の決定は、結晶の冷却過程で生じる点欠陥の拡散や格子間シリコンと原子空孔の対消滅などの過程を経て行われるが、結晶中のドーバントは点欠陥と相互作用し、点欠陥の平衡濃度自体を変化させる、あるいは拡散や対消滅反応などを変化させるものと推定される。

【0034】これらの知見から、本発明者らは、ドーバント濃度を変更して無欠陥領域結晶を製造する場合には、ドーバント濃度毎に V および/または G を変更して V/G 値を適正化する必要があることを見出した。

【0035】また、本発明者らは、無欠陥領域を結晶軸方向に歩留良く製造するためには、結晶軸方向の結晶中のドーバント濃度の変化に合わせて V および/または G を連続的に変更して V/G 値を連続的に適正範囲に入れることが有効であることを見出した。

【0036】また、シリコン単結晶を育成中の固液界面の形状は完全には平坦ではなく、上に凸や下に凸、あるいはM型やW型をしているため、結晶軸に垂直にスライスされるウェーハの半径方向のドーバント濃度は界面形

状に依存して変動する。本発明者らは、無欠陥結晶育成のためには、半径方向のドーバント濃度の変動に合わせて G の面内分布を変更した方が、ウェーハ面内で G を一定に保って V/G 値の面内ばらつきを小さくするよりも有効であることを見出した。

【0037】一方、半径方向のドーバント濃度の変動が5%未満であれば、 V/G 値の面内分布を特に適正化する必要がなくなるため望ましい。半径方向のドーバント濃度の変動を制御する方法としては、融液に磁場を印加しつつ結晶引上げを行なうことが有効である。印加する磁場としては、カスプ磁場や横磁場が有効である。

【0038】また、本発明者らは、無欠陥領域を結晶軸方向に歩留良く製造するためには、結晶引き上げに伴う融液中のドーバント濃度の変動をできるだけ抑制することが有効であることを見出した。融液中のドーバント濃度の変動を抑制する方法としては、シリコン結晶を融液に追加添加しながら結晶を引上げる方法や、融液中にあらかじめ固体層を形成し、その固体層を溶解しながら結晶を引上げる方法が有効である。

【0039】これまでに述べた方法は、ホウ素、リン、アルミニウム、ガリウム、ヒ素、インジウム、アンチモンの内のいずれか1種をドーバントとして添加している場合には有効に作用する。また、これらの内、2種以上のドーバントを添加した場合には、比抵抗の仕様範囲を満たしつつ、無欠陥領域条件のトレランスを広くすることができ、さらに有効である。

【0040】さらに本発明者らは、ドーバント以外の元素をシリコン融液に添加した場合の無欠陥領域の製造条件の変化を調査した。その結果、水素、ヘリウム、炭素、ネオン、ゲルマニウム、クリプトン、すず、あるいはキセノンを追加した場合には、無欠陥領域の製造条件は変化し、無欠陥領域条件のトレランスを広くできることを見出した。これらの元素は、あらかじめシリコン多結晶原料と一緒にルツボ内に着工することで添加しても良い。また、シリコン結晶の引上げに伴ってシリコン結晶を融液中に追加添加すれば、融液中の元素の濃度の変化を抑制することができるため、より望ましい。また、添加する元素は1種類でも有効であるが、2種類以上であっても効果が得られる。

【0041】また、本発明者らは、ドーバントの濃度分布制御の場合と同様、添加した元素の結晶の半径方向の分布を制御するには、融液に磁場を印加しながら結晶引き上げを行なうことが有効であることを見出した。印加する磁場としてはカスプ磁場や水平磁場が有効である。

【0042】なお、前述のように、一定の引上げ速度範囲においてはウェーハ面内にOSFリング領域が発生し、該引上げ速度範囲においては引上げ速度が速いほどOSFリング領域の直径が大きくなり、逆に引上げ速度が遅いほどOSFリング領域の直径が小さくなる。引上げ速度を更に遅くするとOSFリング領域があたかもウ

ウェーハ中心に消滅したように挙動する。従って、引上げ速度とOSFリング領域の大きさ変化の挙動を明らかにすることにより、本発明の熱酸化処理した際に酸化誘起積層欠陥がリング状に発生する領域がウェーハ中心に消滅したウェーハを製造することが可能である。また、OSFリング領域がウェーハ外周に消滅したウェーハにおいては、ウェーハ全面がボイド領域となっている。従って、ウェーハ面内に無欠陥領域や転位クラスター領域が生成していれば、そのウェーハはOSFリング領域がウェーハ中心に消滅したものであることが明らかである。

【0043】

【実施例】以下の比較例や実施例では図4に示すCZ法によるシリコン単結晶の製造装置20を用いた。

【0044】シリコン単結晶の製造装置20は、シリコンを溶解するための部材やシリコン結晶を引上げる機構などを有しており、シリコン溶解のための部材は加熱チャンバ2a内に収容され、シリコン結晶を引上げる機構は、引上げチャンバ2bの内部および外部に設けられている。また、加熱チャンバ2aと引上げチャンバ2bの間には中間チャンバ2cが設けられている。

【0045】加熱チャンバ2a内には、溶解しているシリコンLを収容するルツボ3が設けられ、このルツボ3は図示しない駆動装置に回転軸5によって回転・昇降自在に支持されている。駆動装置は、シリコン単結晶Sの引上げに伴う液面低下を補償すべくルツボ3を液面低下分だけ上昇させ、また、シリコン融液Lの攪拌を行なうためにルツボ3を所定の回転数で回転させる。回転軸は加熱チャンバ2aを貫通しているが、チャンバ2内外の気密を保持し、また極めて悪い温度条件の下での使用となるために、図示しない特殊なベアリングで保持されている。

【0046】ルツボ3は従来と同じ石英ルツボ3aとこれを保護する黒鉛ルツボ3bとから構成されている。

【0047】ルツボ3の側壁部分には、シリコンを溶解させる加熱ヒータ4がその周囲を取り囲むように配置されている。この加熱ヒータ4の外側には、この加熱ヒータからの熱が加熱チャンバ2aに直接輻射されるのを防止する断熱材12が加熱ヒータの周囲を取り囲むように設けられている。なお、加熱ヒータ4と断熱材12は支持台16に取り付けられている。この支持台16は熱抵抗率の非常に大きな材料を用いて作られている。

【0048】引上げチャンバ2bには、一端がワイヤ巻き上げ機11に取り付けられ、中間チャンバ2cの天井部6aの頂壁を挿通して垂下げられた引上げワイヤ8が設けられ、この引上げワイヤ8の下端には、種結晶9を保持するチャック10が取り付けられている。ワイヤ巻き上げ機11は種結晶9の下端側に徐々に成長するシリコン単結晶Sをその成長速度等に従って引上げ、同時に、ルツボ3の回転方向とは反対に常時回転させる。

【0049】この引上げチャンバ2bの収容部に形成さ

れたガス導入口13からはアルゴンガスが導入され、このアルゴンガスは加熱チャンバ2a内に流通した後にガス排出口14から排出されるようになっている。このようにチャンバ2内にアルゴンガスを流通させるのは、前述のように、加熱ヒータ4の加熱によるシリコンの溶解に伴ってチャンバ2内に発生するSiOガスやCOガスをシリコン融液内に混入させないようにするためである。

【0050】融液表面より上方には、カーボンや、あるいはMoで構成された1重あるいは複重構造のロートが設置されている。複重構造の場合には、その重なりの中に断熱材が装填されている場合もある。以下の比較例および実施例においては、2重構造で間に断熱材を装填したカーボン製のロートを用いた。

【0051】このような引き上げ装置を用いて、シリコン単結晶の引上げを行なった。

【0052】OSFリング領域の判定は、結晶から切り出し鏡面加工したウェーハを水蒸気雰囲気中で1100℃1時間の酸化熱処理を施し、表面の酸化膜をフッ酸で除去した後、ライトエッチング液に2分間浸漬して結晶欠陥をエッチピットとして顕在化させ、集光燈および顕微鏡にてOSFの分布と密度を評価することにより行なった。転位クラスター領域の判定は、結晶から切り出し鏡面加工したウェーハを熱処理を施さずにセコエッチング液に20分間浸漬して結晶欠陥（転位ループ）をエッチピットとして顕在化させ、集光燈および顕微鏡にてその分布と密度を評価することにより行なった。また、ボイド領域の判定は、異物検査装置LS6000でCOPを測定することにより行なった。

【0053】なお、比較例および実施例に共通する結晶の製造条件を以下に示す。

- ・結晶直径： 208mm
- ・結晶直胴部長さ： 800mm
- ・ルツボ直径： 22インチ
- ・多結晶シリコン原料チャージ重量： 95kg
- ・ロート下端の内径： 260mm
- ・ロート下端から融液表面までの距離： 50mm
- ・ルツボ回転： 4rpm
- ・水平磁場印加： あり

・ルツボ壁における磁場強度： 3000 Gauss
Gの内面ばらつき(ΔG)は、ロートと融液表面との位置関係、具体的にはロート下端から融液表面までの距離の条件に強く依存している。上記のようにロート下端から融液表面までの距離が50mmであれば、ΔGは10%以内の範囲に制御され、インゴット長手方向でのGの値も一定に保たれる。その結果、以下の比較例、実施例とも、固液界面におけるV/G値を結晶の半径方向で10%以下の範囲に入れつつシリコン単結晶を育成することができる。

【0054】＜比較例1＞以下の条件でシリコン単結晶

を育成した。

・ドーバント種： ホウ素
・ドーバントの添加方法： 溶解開始前に多結晶シリコン原料とともにルツボ内に添加

・引上げ速度： 0.52 mm/分

【0055】この結晶から50 mm間隔でウェーハを切り出して比抵抗や欠陥分布を調査した。図7に、欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化を示す。比抵抗は、12~8 $\Omega \cdot \text{cm}$ であった。結晶直胴0~200 mmでは転位クラスターが存在し、200~700 mmではOSFリング領域が形成されており、結晶の下部ほどOSFリング領域の直径が広がり、700~800 mmではOSFリング領域は結晶の外周部に消滅して結晶全面でCOP（ボイド）が存在していた。

【0056】なお、結晶直胴0~200 mmは、上方に結晶が存在しないため他の部位よりも冷却されやすく、温度勾配Gが他の部位よりも大きくなる傾向にある。

【0057】＜比較例2＞以下の条件でシリコン単結晶を育成した。

・ドーバント種： ホウ素
・ドーバントの添加方法： 溶解開始前に多結晶シリコン原料とともにルツボ内に添加

・引上げ速度： 0.50 mm/分

【0058】この結晶から50 mm間隔でウェーハを切り出して比抵抗や欠陥分布を調査した。図8に、欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化を示す。比抵抗は、12~8 $\Omega \cdot \text{cm}$ であった。結晶直胴0~300 mmでは転位クラスターが存在し、300~600 mmでは無欠陥領域が形成されており、600~800 mmではOSFリング領域が形成され、結晶の下部ほどOSFリング領域の直径が広がっていた。

【0059】＜比較例3＞以下の条件でシリコン単結晶を育成した。

・ドーバント種： ホウ素
・ドーバントの添加方法： 溶解開始前に多結晶シリコン原料とともにルツボ内に添加

・引上げ速度： 0.48 mm/分

【0060】この結晶から50 mm間隔でウェーハを切り出して比抵抗や欠陥分布を調査した。図9に、欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化を示す。比抵抗は、12~8 $\Omega \cdot \text{cm}$ であった。結晶直胴全長にわたって転位クラスターが存在していた。

【0061】＜比較例4＞以下の条件でシリコン単結晶を育成した。

・ドーバント種： ホウ素
・ドーバントの添加方法： 溶解開始前に多結晶シリコン

結晶直胴 0~100 mm → 0.58 mm/分
100~200 mm → 0.54 mm/分
200~400 mm → 0.51 mm/分

＊ン原料とともにルツボ内に添加

・引上げ速度： 0.50 mm/分

【0062】この結晶から50 mm間隔でウェーハを切り出して比抵抗や欠陥分布を調査した。図10に、欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化を示す。比抵抗は、16~11 $\Omega \cdot \text{cm}$ であった。結晶直胴全長にわたって転位クラスターが存在していた。

【0063】比較例2と引上げ条件が全く同じであるにもかかわらず、結晶中のドーバント濃度の違いにより欠陥分布が大きく異なっていることが判る。

【0064】＜実施例1＞以下の条件でシリコン単結晶を育成した。

・ドーバント種： ホウ素

・ドーバントの添加方法： 溶解開始前に多結晶シリコン原料とともにルツボ内に添加

・引上げ速度： 0.52 mm/分

【0065】この結晶から50 mm間隔でウェーハを切り出して比抵抗や欠陥分布を調査した。図11に、欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化を示す。

比抵抗は、16~11 $\Omega \cdot \text{cm}$ であった。結晶直胴0~300 mmでは転位クラスターが存在し、300~600 mmでは無欠陥領域が形成されており、600~800 mmではOSFリング領域が形成され、結晶の下部ほどOSFリング領域の直径が広がっていた。比抵抗が高く、無欠陥結晶製造条件のトレランスが狭い品種であるにもかかわらず、インゴット軸方向300 mmにわたって無欠陥結晶領域を生成することができた。

【0066】比抵抗12~8 $\Omega \cdot \text{cm}$ の結晶では、比較例2にあるように引上げ速度を0.50 mm/分とすることで無欠陥領域結晶を結晶軸方向300 mmにわたって製造することができたのに対し、比抵抗16~11 $\Omega \cdot \text{cm}$ の結晶においては同じ引上げ条件では比較例4にあるように無欠陥領域結晶を製造することができなかった。本発明に基づき、結晶のドーバント濃度の変更に応じて引上げ条件を変更する、即ち引上げ速度を比較例4の0.50 mm/分から実施例1の0.52 mm/分に変更することにより、無欠陥領域を形成することが判る。

【0067】＜実施例2＞以下の条件でシリコン単結晶を育成した。

・ドーバント種： ホウ素

・ドーバントの添加方法： 溶解開始前に多結晶シリコン原料とともにルツボ内に添加

・引上げ速度： 結晶中のドーバント濃度の変化に応じて、結晶の位置によって以下のように連続的に変更した。

400~600mm → 0.50mm/分

600~800mm → 0.49mm/分

【0068】この結晶から50mm間隔でウェーハを切り出して比抵抗や欠陥分布を調査した。図12に、欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化を示す。比抵抗は、 $12 \sim 8 \Omega \cdot \text{cm}$ であった。結晶直胴全長にわたって無欠陥領域が形成されていた。

【0069】結晶中のドーパント濃度の変化に応じて引上げ条件を変更することにより、歩留良く無欠陥領域を形成することができることが判る。

【0070】

【発明の効果】以上のように、本発明によれば、結晶中のドーパント濃度が変化しても、無欠陥領域を歩留良く製造することができる。また、シリコン以外の元素をドーブすることにより、無欠陥領域の製造条件のトレランスを広くすることができ、歩留良く製造することができる。

【図面の簡単な説明】

【図1】一般的なシリコン単結晶の製造装置を示す図

【図2】シリコン単結晶中の欠陥種とV/G値との関係

【図3】OSFリング領域がウェーハ半径中央付近に存在する場合のウェーハ面の欠陥分布模式図

【図4】水平磁場を印加し、熱遮蔽材を備えた結晶育成装置

【図5】無欠陥領域とドナーキラーアニール後の比抵抗、引上げ速度との関係

【図6】結晶中のドーパント濃度が異なる場合の、欠陥*

*種とV/G値との関係

【図7】比較例1の結晶の欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化

【図8】比較例2の結晶の欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化

【図9】比較例3の結晶の欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化

10 【図10】比較例4の結晶の欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化

【図11】実施例1の結晶の欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化

【図12】実施例2の結晶の欠陥分布と、結晶中心の比抵抗の結晶軸方向の変化

【符号の説明】

2a・・・加熱チャンバ、

2b・・・引上げチャンバ

2c・・・中間チャンバ

20 3・・・ルツボ

4・・・加熱ヒータ

12・・・断熱材

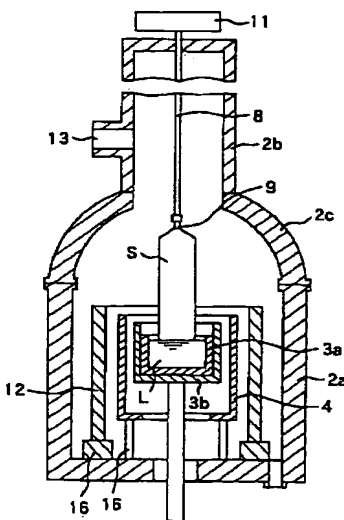
22・・・ロート

40・・・水平磁場印加用同軸対向電磁石

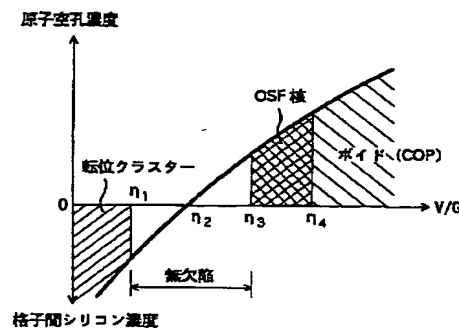
S・・・シリコン単結晶

L・・・溶融シリコン

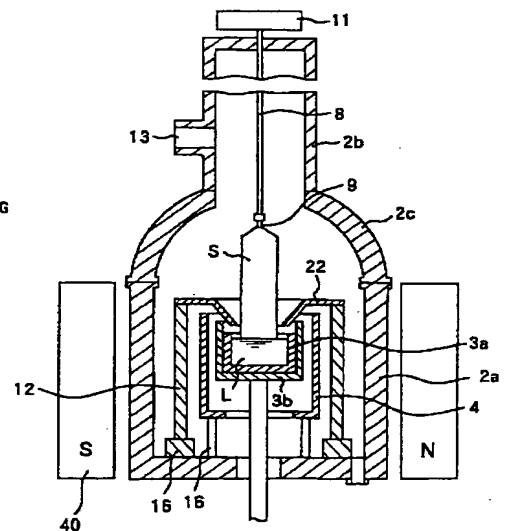
【図1】



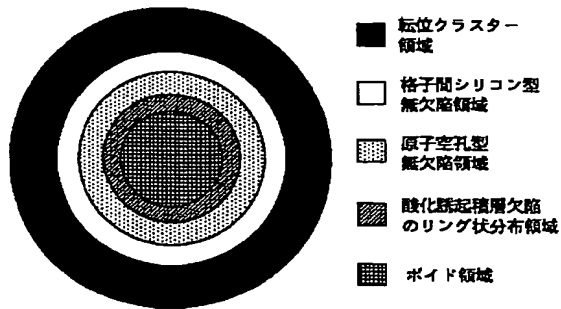
【図2】



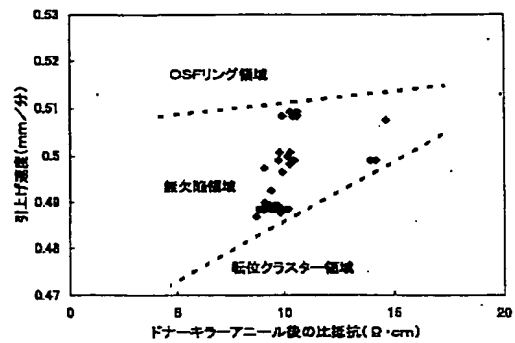
【図4】



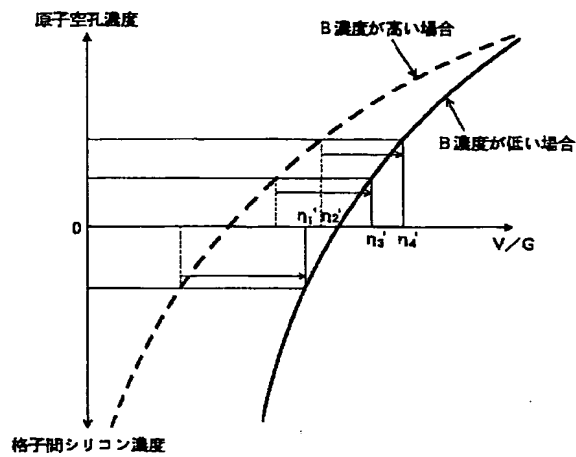
【図3】



【図5】

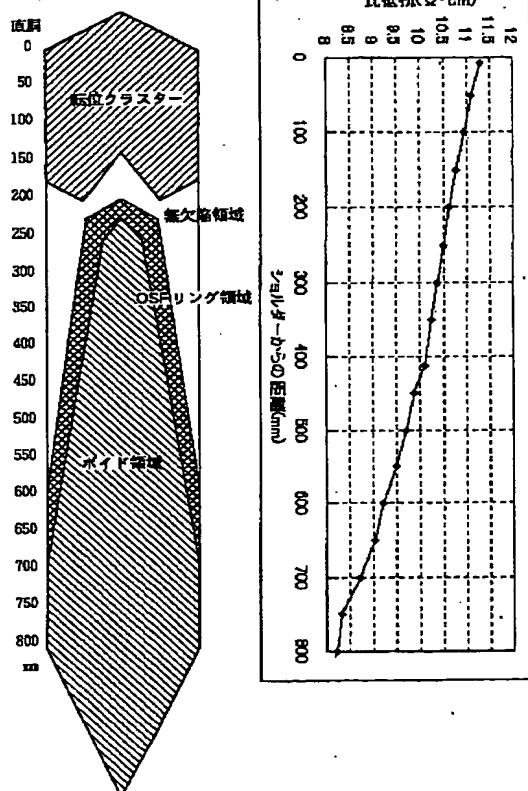


【図6】



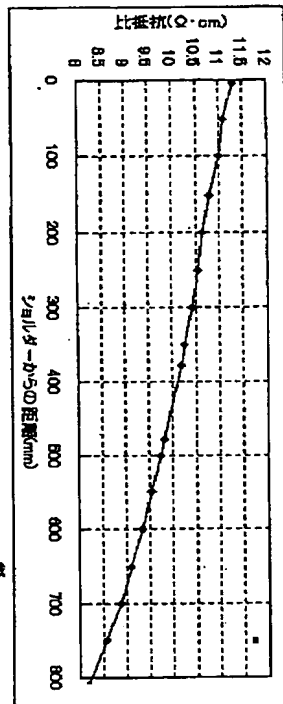
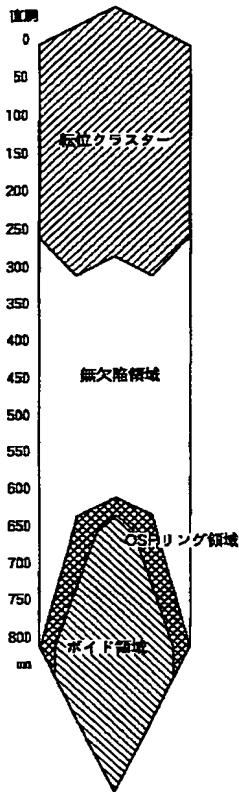
【図7】

引上速度: 0.52mm/分



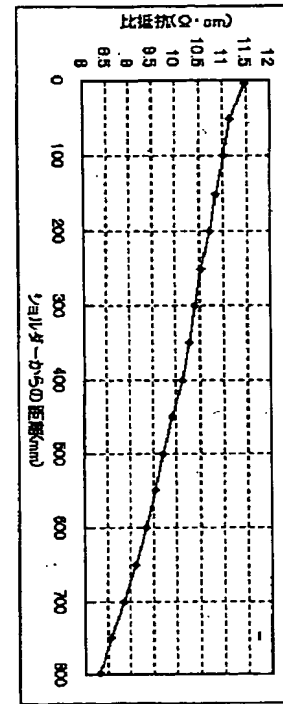
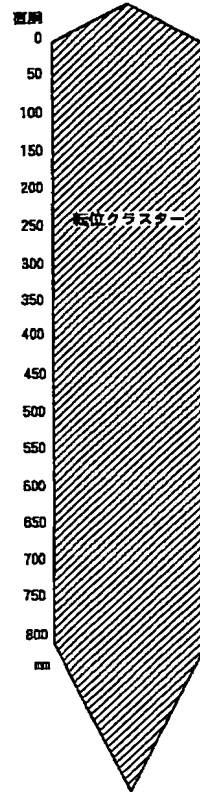
【図8】

引上速度: 0.50mm/分



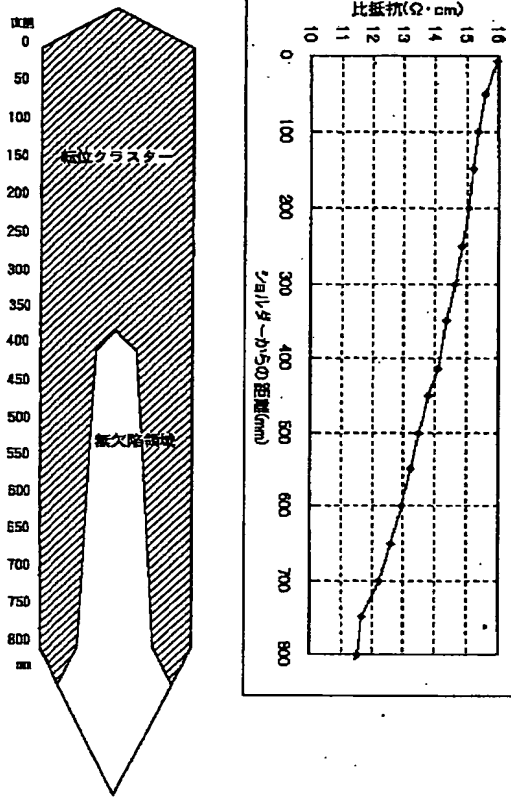
【図9】

引上速度: 0.48mm/分



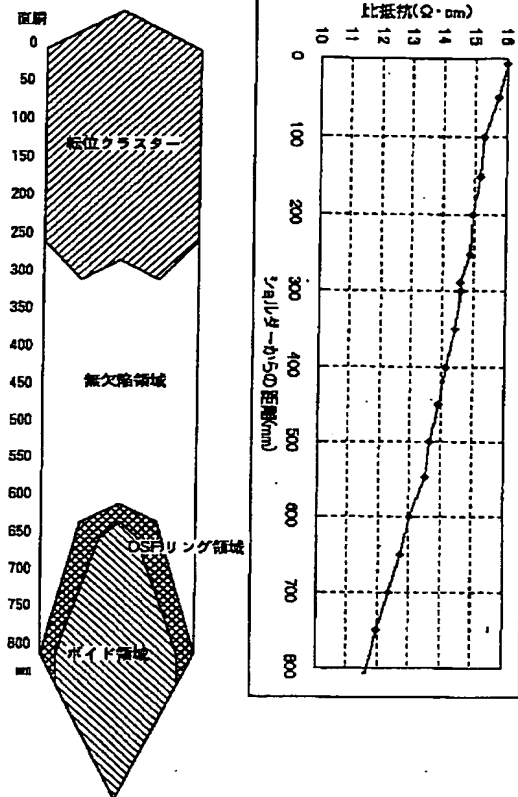
【図10】

引上速度: 0.50mm/分



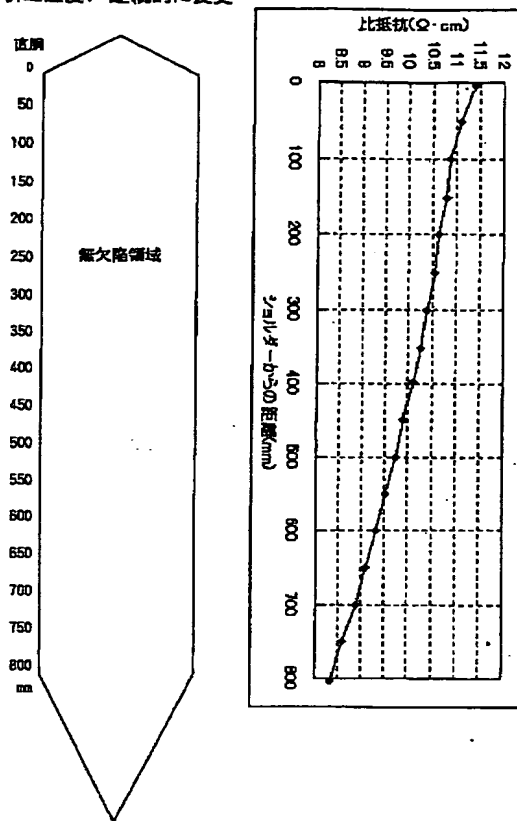
【図11】

引上速度: 0.52mm/分



【図12】

引上速度: 連続的に変更



フロントページの続き

(72)発明者 原田 博文
光市島田大字3434 ニッテツ電子株式会社
内

(72)発明者 田中 正博
光市島田大字3434 ニッテツ電子株式会社
内

(72)発明者 磯村 宙
光市島田大字3434 ニッテツ電子株式会社
内

Fターム(参考) 4G077 AA02 BA04 CF06 CF10 EH05
EH07 EH09 EJ02 HA12 PF35

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by changing the raising rate V and/or a temperature gradient G to compensate for modification of dopant concentration in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal].

[Claim 2] When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by controlling the raising rate V and/or a temperature gradient G to compensate for change of the dopant concentration of a crystal orientation in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal].

[Claim 3] The manufacture approach of the silicon single crystal wafer according to claim 1 or 2 which enlarges V and/or is characterized by making G small, so that said dopant concentration is low.

[Claim 4] When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by changing V/G value to compensate for modification of dopant concentration in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal].

[Claim 5] When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by controlling V/G value to compensate for change of the dopant concentration of a crystal orientation in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal].

[Claim 6] The manufacture approach of the silicon single crystal wafer according to claim 4 or 5 characterized by enlarging V/G value, so that said dopant concentration is low.

[Claim 7] When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by controlling the field internal division cloth of a temperature gradient G to compensate for fluctuation of the dopant concentration of the crystal-radius direction in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal].

[Claim 8] When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by controlling the field internal division cloth of V/G value to compensate for fluctuation of the dopant concentration of the crystal-radius direction in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal].

[Claim 9] When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by pulling up a silicon single crystal in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal], controlling the dopant concentration in silicon melt.

[Claim 10] The manufacture approach of the silicon single crystal wafer according to claim 9 characterized by pulling up a silicon single crystal, carrying out additional addition of the silicon crystal at silicon melt.

[Claim 11] The manufacture approach of the silicon single crystal wafer according to claim 9 characterized by pulling up a silicon single crystal, forming a solid-state layer beforehand into silicon melt, and dissolving the solid-state layer.

[Claim 12] The manufacture approach of a silicon single crystal wafer according to claim 1 to 11 that said dopant is characterized by being any one sort in boron, Lynn, aluminum, a gallium, an arsenic, an indium, and antimony, or two sorts or more.

[Claim 13] The silicon single crystal wafer characterized by being the silicon single crystal wafer manufactured by the Czochralski method, being the wafer with which the field which an oxidation induction stacking fault generates in the shape of a ring disappeared centering on the wafer when thermal oxidation processing is carried out, and for there being no rearrangement cluster over the whole wafer surface, and doping two or more sorts in boron, Lynn, aluminum, a gallium, an arsenic, an indium, and antimony.

[Claim 14] The silicon single crystal wafer which it is the silicon single crystal wafer manufactured by the Czochralski method, it is the wafer with which the field which an oxidation induction stacking fault generates in the shape of a ring disappeared centering on the wafer when thermal oxidation processing is carried out, and there is no rearrangement cluster over the whole wafer surface, and is characterized by the variation within the wafer side of dopant concentration being less than 5%.

[Claim 15] The silicon single crystal wafer according to claim 14 with which said dopant is characterized by being any one sort in boron, Lynn, aluminum, a gallium, an arsenic, an indium, and antimony, or two sorts or more.

[Claim 16] When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in

the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] In the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal] The manufacture approach of silicon, oxygen, boron, Lynn, aluminum, a gallium, an arsenic, an indium, antimony, and the silicon single crystal wafer characterized by pulling up a silicon single crystal from the silicon melt which added elements other than nitrogen.

[Claim 17] When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] In the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal] The manufacture approach of the silicon single crystal wafer characterized by pulling up a silicon single crystal, adding elements other than silicon, oxygen, boron, Lynn, aluminum, a gallium, an arsenic, an indium, antimony, and nitrogen to silicon melt.

[Claim 18] The manufacture approach of a silicon single crystal wafer according to claim 16 or 17 that said alloying element is characterized by being one sort in hydrogen, helium, carbon, neon, germanium, a krypton, tin, and a xenon, or two sorts or more.

[Claim 19] The silicon single crystal wafer characterized by being the silicon single crystal wafer manufactured by the Czochralski method, being the wafer with which the field which an oxidation induction stacking fault generates in the shape of a ring disappeared centering on the wafer when thermal oxidation processing is carried out, and for there being no rearrangement cluster over the whole wafer surface, and doping one sort in hydrogen, helium, carbon, neon, germanium, a krypton, tin, and a xenon, or two sorts or more.

[Claim 20] The manufacture approach of a silicon single crystal wafer given in either claim 1 characterized by pulling up a silicon single crystal, impressing a magnetic field to silicon melt 12 and 16 thru/or 18.

[Claim 21] The manufacture approach of a silicon single crystal wafer according to claim 20 that the magnetic field to impress is characterized by being a level magnetic field or a cusp field.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] It is raised by the Czochralski method (the following, CZ process), when thermal oxidation processing is carried out especially, the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and this invention relates to the silicon single crystal wafer excellent in the electrical property with which minute defects, such as a void and a rearrangement cluster, do not exist, and its manufacture approach.

[0002]

[Description of the Prior Art] The CZ process pulled up as the manufacture approach of a silicon single crystal, making a crystal raise from the melt in a crucible is performed widely. In a CZ process, the single crystal manufacturing installation of a configuration as typically shown, for example in drawing 1 is used. First, silicon polycrystal is put in as a raw material in the crucible in drawing, and a raw material is dissolved at the heater (below, the structures in a furnace, such as a heater and a heat insulator, are generically called a hot zone) which encloses them. The single crystal of a predetermined path is manufactured by pulling up, controlling a pull-up rate, taking down seed crystal, making a melt front face contact, and rotating this seed crystal from the upper part of the melt in a crucible. Although melt decreases as a crystal grows, in order to pull up the location on the front face of melt and to keep it constant to equipment, the crucible location is raised according to the weight of the crystal which was able to be pulled up.

[0003] Although the purity of the silicon polycrystal used as a raw material is generally 99.9999% or more of high grade, in order to control the conduction type and specific resistance of a silicon single crystal to manufacture, it adds a dopant intentionally. In order to add as a dopant the element of III groups, such as boron which acts as an acceptor in order to use a crystal as P type, and to make it N type, the element of V groups, such as Lynn and antimony, is added as a dopant. Moreover, generally as for the crucible which pays a raw material, the quartz is used. In order to dissolve a quartz crucible little by little by contact to silicon melt, high-concentration oxygen is contained in silicon melt. Therefore, generally in silicon melt, the dopant element and oxygen which were added intentionally are contained, and those parts are incorporated in the crystal with crystal growth.

[0004] The dopant in silicon melt is incorporated during a crystal according to the segregation coefficient. Generally, since it is smaller than 1, the dopant in melt is condensed for the segregation coefficient of a dopant with crystal training. The concentration of the dopant incorporated during a crystal also becomes high with the rise of the concentration in the melt accompanying crystal pulling (so that it goes to the lower part of a crystal). Since the dopant concentration of the silicon wafer used as a product is set to the specification for every customer as range of specific resistance, as for the crystal part which separated from the range, a product does not become. Therefore, change of the dopant concentration of a crystal orientation caused a yield fall. In order to solve this problem, the approach (the continuation charging method) of performing crystal pulling to silicon melt while carrying out additional addition of the silicon crystal, the approach (DLCZ law) of starting crystal raising, after forming a solid-state layer anew in the melt which the dissolution completed, etc. have been proposed. However, no these approaches were the things aiming at manufacturing a defect-free field crystal.

[0005] The specific resistance of a crystal changes depending on the dopant concentration under

crystal. However, since the crystal defect which has a donor's property called a thermal donor is formed when the pass time of the low-temperature region near [in the cooling process of a crystal] 450 degree C is long, specific resistance will be influenced [the]. Since a thermal donor can make it disappear by additional heat treatment at 650 degrees C or more, in the condition of having sliced to the condition of having cut to the block at the crystal which the pull-up completed, or the wafer, he heat-treats for eliminating a thermal donor (following and donor killer annealing), and adjusts specific resistance to the target value. The specific resistance after donor killer annealing is determined nearly completely by the dopant concentration under crystal.

[0006] A minute rearrangement cluster and a minute void may exist in the wafer cut down from the silicon single crystal. A void is detected as a small pit by measuring a wafer front face with foreign matter test equipment. This pit is called COP (Crystal Originated Pits) as a pit resulting from a crystal defect. Moreover, when thermal oxidation processing is added to a wafer, a stacking fault may occur (oxidation induction stacking fault: Oxidation-Induced Stacking Faults, henceforth, OSF). Since minute defects, such as a rearrangement cluster, COP, and OSF, may cause a poor device, the class of defect, a consistency, size, etc. needed to be controlled and many researches have so far been made. About the molding machine style of these minute defects under silicon crystal training, it will state in detail below.

[0007] Voronkov -- the relation between V/G value, and the defective kind in a silicon crystal -- a floating zone (FZ) -- in the silicon crystal raised by law, it pointed out for the first time, and suggested that the same thing happened also in the silicon crystal raised by the CZ process (V. V. Voronkov; Journal of Crystal Growth, 1982, Vol.59, p.625-643). V shows the training rate of a silicon single crystal, and G shows the temperature gradient by the side of the crystal of the crystal orientation in a crystal growth interface here. Moreover, an FZ method is an approach of obtaining a single crystal by contacting seed crystal to the silicon melt which melted, and moving it behind, dissolving rod-like polycrystalline silicon by high-frequency heating. In an FZ method, since the silicon melt section is supported by the surface tension of melt itself, the big difference from a CZ process is the point of not needing a quartz crucible like a CZ process. Therefore, the oxygen density in the silicon single crystal raised by the FZ method is very low compared with the oxygen density in the silicon single crystal raised by the CZ process.

[0008] According to this reference, when V/G value is small, A defect and B defect which are a defect of the silicon mold between grids exist in a silicon single crystal. If V/G value is made to increase and certain critical value x_{ia} is exceeded, A defect will stop existing and will turn into only B defect. If V/G value is furthermore enlarged and x_{ib} is exceeded, B defect will also stop also existing and it will become a defect-free field. If V/G value is furthermore enlarged and x_{id} is exceeded, D defect of an atomic hole mold will be formed instead of the defect of the silicon mold between grids. That is, it was checked that the crystal of a defect-free field can be obtained if V/G is maintained between x_{ib} - x_{id} . In the proposed defective formation model, the point defect (the silicon between grids and atomic hole) introduced from the crystal growth interface causes diffusion and a recombination reaction near the crystal growth interface. And the point defect kind which remained forms A, above-mentioned B defect, and above-mentioned D defect. It is suggested by this reference that the relation between this V/G value, and the point defect kind which appears in a silicon single crystal is applied also to the silicon single crystal raised by the CZ process.

[0009] The relation between the defective kind in the silicon single crystal in a CZ process and training conditions has so far been considered as follows like the V/G model in the FZ method which advocated Voronkov.

[0010] The superior point defect kind in an elevated-temperature field immediately after a crystal solidifies, and its concentration have the relation between the pull-up rate V, and a ratio with the temperature gradient G of the crystal orientation by the side of the crystal in a solid-liquid interface, and V/G value shown in drawing 2. That is, when V/G value is large, a superior point defect kind is an atomic hole, and atomic hole concentration becomes small and it is set to 0 with a certain value as V/G value becomes small. If V/G value is made still smaller, soon, the class of superior point defect becomes silicon between grids, and the concentration will also become high as V/G value is made small.

[0011] It is thought that the point defect which became dominance in the elevated temperature

changes to various structure defects in the process in which a crystal gets cold, depending on the concentration. When V/G value is smaller than η_1 , the silicon between grids which exists by high concentration forms a rearrangement cluster. In the range from η_1 to η_2 , although the silicon between grids exists slightly in a crystal, since concentration is low, V/G value does not form a remarkable structure defect. In η_2 , it is set to 0 also to the silicon concentration between grids, and atomic hole concentration. Although a superior point defect kind replaces an atomic hole from the silicon between grids more than by η_2 , in the range from η_2 to η_3 , the atomic hole which exists by low concentration forms the minute defect (following precipitation-of-oxygen nucleus) used as the generating nucleus of an oxygen sludge. In the range from η_3 to η_4 , it is the generating nucleus (following OSF nucleus.) of OSF. The atomic hole which serves as a nucleus of OSF distributed in the shape of a ring, and exists in high concentration more than by η_4 forms a void.

[0012] It is clear among these structure defects that, as for a rearrangement cluster, itself degrades a device property. The silicon between grids which exists slightly does not affect a device property. Since a precipitation-of-oxygen nucleus is a very minute defect, it does not become the cause of degrading a device property, in itself, but has the effectiveness committed as a generating core of the oxygen sludge which works as a source of absorption of a harmful impurity rather. It is guessed that the stereo of an OSF nucleus is a tabular oxygen sludge, and itself may cause [of a device property] degradation. Moreover, if OSF occurs in the device active region on the front face of a wafer by setting an OSF nucleus as a generating core by thermal oxidation, it turns out that a device property deteriorates remarkably. Moreover, if a void appears as a pit (COP) on a wafer front face and becomes more than a certain size, it turns out that a device property deteriorates.

[0013] Thus, if V/G value are the range from η_1 to η_3 , it will be thought that the defect which has a bad influence on a device property is not formed, and the crystalline region raised in this condition range is called defect-free field.

[0014] Various defects which include ring-like distribution of OSF in the wafer cut down from the crystal raised on general conditions on the other hand will be distributed over concentric circular. Drawing 3 shows the mimetic diagram of such defective distribution. the defect-free field of the rearrangement cluster field from the outermost periphery of a wafer, the defect-free field of the silicon mold between grids, and an atomic hole mold, and an OSF ring field -- and a core serves as a void field most. Since crystal training has so far been performed on conditions with V/G value near η_3 , all over a wafer, various values from η_1 to η_4 are crossed, and it is thought that it became defective distribution like drawing 3.

[0015] The manufacture approach of a silicon single crystal wafer that are the low-speed training wafer with which it is the silicon single crystal wafer raised by JP,8-330316,A by the CZ process, and OSF generated in the shape of a ring when thermal oxidation processing is carried out disappeared to the core of a wafer, and the rearrangement cluster is eliminated all over the wafer is indicated about the defective control approach in the CZ process which made the index V/G which Voronkov proposed. When it sets a pull-up rate to V (a part for mm/) in case this manufacture approach raises a silicon single crystal by the CZ process, and setting the average of the temperature gradient by the side of the crystal of the crystal orientation in the temperature requirement from the silicon melting point to 1300 degrees C to G (degree C/mm), V/G value is made into 0.20-0.22mm²/degree C and a part between a crystal center location and the location from a crystal periphery to 30mm. Between the location from a crystal periphery to 30mm, and a crystal periphery location, it is characterized by considering as 0.20-0.22mm²/degree C and a part, or making it increase gradually toward a crystal periphery.

[0016] That is, in above-mentioned JP,8-330316,A, it is indicated about the manufacture approach of the crystal which extended the defect-free field between an OSF ring field and a rearrangement cluster field to radial [all].

[0017] About the control approach of concrete V/G for obtaining a defect-free field over the whole region within a wafer side, the heat input from a crystal side face is controlled by the thermal shield material which encloses a crystal in JP,10-265294,A, and the approach of making V/G homogeneity in the crystal face by making the temperature gradient G of the crystal orientation by the side of a crystal into homogeneity in the crystal face is indicated, for example.

[0018] On the other hand, only the report slight until now is made about the effect which elements other than the silicon introduced during the silicon crystal have on the formation conditions of a defect-free field. It is shown to the collection of the 46th applied-physics relation union lecture meeting drafts, p.471, and 29 a-ZB -9 by adding nitrogen during a silicon crystal that COP and oxide-film pressure-proofing of the quality of the defect-free field at the time of it being shown that the V/G tolerance of a defect-free field increases, and adding nitrogen are good as much as EPIUEHA. However, it is also known that it will act as an OSF nucleus that the nitrogen under silicon crystal recognized ultralow volume existence. Moreover, a device process is in the inclination of low-temperature-izing as detailed-ization of device structure progresses, but since the diffusion constant of the nitrogen of a under [a silicon crystal] is large, while passing through the device process covering the repeat long duration in low temperature, nitrogen segregates on the front face of the wafer used as device activity, and we are anxious about becoming the cause of generating of structure defects, such as OSF.

[0019] There is no report until now about the effect elements other than nitrogen affect a defect-free field, and the effect of dopant concentration is not reported until now, either.

[0020] The report is made [approach / of pulling up a silicon single crystal while impressing a magnetic field to silicon melt] about the cusp field and the level magnetic field. cusp field equipment is shown in JP,2-12920,B -- as -- the thing of the outer wall of raising equipment which has arranged the coaxial opposite magnet up and down -- it is -- this magnet -- the inside of melt -- homaxial -- the cusp field of symmetrical and a radial is formed. As indicated in JP,58-50951,B as level magnetic field equipment, it is what has arranged the coaxial opposite magnet to right and left of the outer wall of raising equipment, and a horizontal magnetic field is formed in melt with this magnet. The pull-up furnace which has arranged level magnetic field equipment is typically shown in drawing 4.

[0021] The method of pulling up a silicon single crystal, while impressing these cusp fields and level magnetic fields to melt has so far been performed for the purpose of oxygen density control or melt flow control. However, a report aiming at obtaining a defect-free field is unprecedented.

[0022]

[Problem(s) to be Solved by the Invention] In the approach indicated by JP,8-330316,A and JP,10-265294,A for obtaining the wafer (defect-free field crystal) which is a defect-free field over the whole region within a wafer side, although the defect-free field crystal was obtained about the slight length of the ingot overall lengths as shown in drawing 8, about almost all the parts of ingot shaft orientations, it was a rearrangement cluster field or an OSF ring, and a void field, and the extraction yield of the actual condition of a defect-free field crystal was very low.

[0023] Moreover, although the defect-free field wafer could be created covering the shaft-orientations fixed die length of a crystal by adopting specific pull-up conditions in a specific form, by another form, there was a case where a defect-free field wafer was not obtained at all even if it adopts the same pull-up conditions.

[0024] The purpose of this invention is in training of the silicon single crystal by the CZ process to offer the approach that the crystal of a defect-free field can be manufactured with a sufficient yield, and a defect-free field crystal can be similarly manufactured in a different form.

[0025] Moreover, the tolerance of the pull-up rate V for manufacturing a defect-free field and a temperature gradient G is extended, and it is in offering the approach of manufacturing the crystal of a defect-free field with a sufficient yield.

[0026]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, when the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with (1) Czochralski method in this invention When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by changing the raising rate V and/or a temperature gradient G to compensate for modification of dopant concentration in the approach of raising a silicon single crystal, putting V/G value in a solid-

liquid interface into the range predetermined by radial [of a crystal].

(2) When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by controlling the raising rate V and/or a temperature gradient G to compensate for change of the dopant concentration of a crystal orientation in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal].

(3) The manufacture approach of claim 1 and the silicon single crystal wafer two publications which makes V high and/or is characterized by making G low, so that said dopant concentration is low.

(4) When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by changing V/G value made into a target to compensate for modification of dopant concentration in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal].

(5) When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by controlling V/G value to compensate for change of the dopant concentration of a crystal orientation in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal].

(6) The manufacture approach of claim 4 and the silicon single crystal wafer five publications characterized by making V/G value high, so that said dopant concentration is low.

(7) When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by controlling the field internal division cloth of a temperature gradient G to compensate for fluctuation of the dopant concentration of the crystal-radius direction in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal].

(8) When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by controlling the field internal division cloth of V/G value to compensate for fluctuation of the dopant concentration of the crystal-radius direction in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal].

(9) When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to

form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] The manufacture approach of the silicon single crystal wafer characterized by pulling up a silicon single crystal in the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal], controlling the dopant concentration in silicon melt.

(10) The manufacture approach of the silicon single crystal wafer according to claim 9 characterized by pulling up a silicon single crystal, carrying out additional addition of the silicon crystal at silicon melt.

(11) The manufacture approach of the silicon single crystal wafer according to claim 9 characterized by pulling up a silicon single crystal, forming a solid-state layer beforehand into silicon melt, and dissolving the solid-state layer.

(12) The manufacture approach of a silicon single crystal wafer according to claim 1 to 11 that said dopant is characterized by being any one sort in boron, Lynn, aluminum, a gallium, an arsenic, an indium, and antimony, or two sorts or more. It comes out.

[0027] The silicon single crystal wafer characterized by being the silicon single crystal wafer manufactured by (13) Czochralski method, being the wafer with which the field which an oxidation induction stacking fault generate in the shape of a ring disappeared centering on the wafer when thermal oxidation processing be carried out, and for there being no rearrangement cluster over the whole wafer surface, and doping two or more sorts in boron, Lynn, aluminum, a gallium, an arsenic, an indium, and antimony by these approaches.

(14) The silicon single crystal wafer which it is the silicon single crystal wafer manufactured by the Czochralski method, it is the wafer with which the field which an oxidation induction stacking fault generates in the shape of a ring disappeared centering on the wafer when thermal oxidation processing is carried out, and there is no rearrangement cluster over the whole wafer surface, and is characterized by the variation within the wafer side of dopant concentration being less than 5%.

(15) The silicon single crystal wafer according to claim 14 with which said dopant is characterized by being any one sort in boron, Lynn, aluminum, a gallium, an arsenic, an indium, and antimony, or two sorts or more. ***** -- things become possible.

[0028] Furthermore, when the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with (16) Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] In the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal] The manufacture approach of silicon, oxygen, boron, Lynn, aluminum, a gallium, an arsenic, an indium, antimony, and the silicon single crystal wafer characterized by pulling up a silicon single crystal from the silicon melt which added elements other than nitrogen.

(17) When the temperature gradient by the side of the crystal of a crystal orientation [in / for the raising rate of a crystal / V and a solid-liquid interface] is set to G in manufacturing a silicon single crystal with the Czochralski method When thermal oxidation processing is carried out, in order to form the defect-free field which the field which an oxidation induction stacking fault generates in the shape of a ring disappears centering on a wafer, and does not have a rearrangement cluster over radial [of a crystal / all] In the approach of raising a silicon single crystal, putting V/G value in a solid-liquid interface into the range predetermined by radial [of a crystal] The manufacture approach of the silicon single crystal wafer characterized by pulling up a silicon single crystal, adding elements other than silicon, oxygen, boron, Lynn, aluminum, a gallium, an arsenic, an indium, antimony, and nitrogen to silicon melt.

(18) The manufacture approach of claim 16 and the silicon single crystal wafer 17 publications that said alloying element is characterized by being one sort in hydrogen, helium, carbon, neon, germanium, a krypton, tin, and a xenon, or two sorts or more. It comes out.

[0029] It is the silicon single crystal wafer manufactured by (19) Czochralski method by these approaches. It is the wafer with which the field which an oxidation induction stacking fault generates

in the shape of a ring when thermal oxidation processing is carried out disappeared centering on the wafer. And the silicon single crystal wafer characterized by for there being no rearrangement cluster over the whole wafer surface, and doping one sort in hydrogen, helium, carbon, neon, germanium, a krypton, tin, and a xenon, or two sorts or more. ***** -- things are made.

[0030] Moreover, the manufacture approach of claims 1-12 and the silicon single crystal wafer 16-18 publication characterized by pulling up a silicon single crystal, impressing a magnetic field to (20) silicon melt.

(21) The manufacture approach of a silicon single crystal wafer according to claim 20 that the magnetic field to impress is characterized by being a level magnetic field or a cusp field. It comes out.

[0031]

[Embodiment of the Invention] In manufacturing a defect-free field crystal, this invention persons examined two levels from which the amount of dopants to add differs. Crystal pulling in that case was performed on the conditions which manufacture the defect-free field crystal into which V/G value in a solid-liquid interface are put into the range predetermined by radial [of a crystal], and which is known from the former. Specifically, it is the approach indicated by JP,8-330316,A and JP,10-265294,A. Except the point of changing the amount of dopants, with both the levels, conditions were completely made equal and were performed. Defective field distribution of the crystal with which the amounts of dopants differ is shown in drawing 8 and drawing 10. Moreover, change of the crystal orientation of the specific resistance in the crystal center location after donor killer annealing is doubled and shown collectively. The specific resistance of the crystal of drawing 8 is 12 - 8 ohm-cm, and the specific resistance of the crystal of drawing 10 is 16-11ohm and cm. Although pull-up conditions are completely equal, both defective field distribution differs greatly and the rearrangement cluster forms it covering a body overall length to the whole surface defect-free field crystal being formed by 300mm - 600mm of crystal bodies as the crystal of drawing 10 by the crystal of drawing 8. This result shows that it depends for the condition range of a defect-free field on dopant concentration.

[0032] this invention persons examined by having changed the pull-up conditions of a crystal variously further, and investigated the relation between a defect-free field and dopant concentration. Drawing 5 shows the relation between the condition range of a defect-free field at the time of adding boron as a dopant, and the specific resistance after donor killer annealing and a pull-up rate. The dopant concentration under crystal can be known from the specific resistance after donor killer annealing, and dopant concentration is so high that specific resistance is low. Drawing 5 shows that the tolerance of the pull-up rate for a defect-free field spreads, so that dopant concentration is so high that specific resistance is low. This result shows that the relation between V/G value shown in drawing 2, and a point defect kind and concentration changes like drawing 6 depending on dopant concentration. That is, the value of η_1 to η_4 shown in drawing 2 is not fixed, and changing depending on dopant concentration is shown.

[0033] The reason which such a phenomenon generates is considered as follows. Although a dopant is incorporated with the coagulation of a crystal during a crystal from melt, a point defect (the silicon between grids, atomic hole) is also generated by thermal equilibrium concentration during a crystal with the coagulation of a crystal. Although the decision of the dominance kind of a point defect or its concentration is made through processes, such as diffusion of the point defect produced in the cooling process of a crystal, and pair annihilation of the silicon between grids, and an atomic hole, the dopant under crystal interacts with a point defect, changes the equilibrium concentration of a point defect itself, or is presumed to be that to which diffusion, a pair annihilation reaction, etc. are changed.

[0034] When this invention persons changed dopant concentration and a defect-free field crystal was manufactured from these knowledge, it found out that it was necessary to change V and/or G for every dopant concentration, and to rationalize V/G value.

[0035] Moreover, this invention persons found out that it was effective to change V in all and/or G into change of the dopant concentration under crystal of a crystal orientation continuously, and to put V/G value into the proper range continuously, in order to manufacture a defect-free field with a yield sufficient to a crystal orientation.

[0036] Moreover, the configuration of a solid-liquid interface while raising a silicon single crystal is not completely flat, and since a convex, convex or M mold, and W mold are turned up, the radial dopant concentration of the wafer sliced at right angles to a crystallographic axis is changed depending on an interface configuration. For defect-free crystal training, the direction which changed G field internal division cloth in all kept G constant to fluctuation of radial dopant concentration in the wafer side, and this invention persons found out the effective thing rather than having made small dispersion within a field of V/G value.

[0037] On the other hand, if fluctuation of radial dopant concentration is less than 5%, since it becomes unnecessary to rationalize especially the field internal division cloth of V/G value, it is desirable. As an approach of controlling fluctuation of radial dopant concentration, it is effective to perform crystal pulling, impressing a magnetic field to melt. As a magnetic field to impress, a cusp field and a horizontal magnetic field are effective.

[0038] Moreover, this invention persons found out that it was effective to control fluctuation of the dopant concentration in the melt accompanying crystal raising as much as possible, in order to manufacture a defect-free field with a yield sufficient to a crystal orientation. The approach of pulling up a crystal as an approach of controlling fluctuation of the dopant concentration in melt while carrying out additional addition of the silicon crystal at melt, and the method of pulling up a crystal, while forming a solid-state layer beforehand into melt and dissolving the solid-state layer are effective.

[0039] The approach described until now acts effectively, when any one sort in boron, Lynn, aluminum, a gallium, an arsenic, an indium, and antimony is added as a dopant. Moreover, filling the specification range of specific resistance among these, when two or more sorts of dopants are added, the tolerance of defect-free field conditions can be made large, and it is still more effective.

[0040] Furthermore, this invention persons investigated change of the manufacture conditions of the defect-free field at the time of adding elements other than a dopant to silicon melt. Consequently, when hydrogen, helium, carbon, neon, germanium, a krypton, tin, or a xenon was added, it found out that the manufacture conditions of a defect-free field changed and could make the tolerance of defect-free field conditions large. These elements may be added by starting construction work in a crucible together with a silicon polycrystal raw material beforehand. Moreover, if additional addition of the silicon crystal is carried out into melt with a pull-up of a silicon crystal, since change of the concentration of the element in melt can be controlled, it is more desirable. Moreover, although at least one kind of the element to add is effective, effectiveness is acquired even if it is two or more kinds.

[0041] Moreover, this invention persons found out that it was effective to perform crystal raising, impressing a magnetic field to melt, in order to have controlled radial distribution of the crystal of the added element like the case of the concentration distribution control of a dopant. As a magnetic field to impress, a cusp field and a level magnetic field are effective.

[0042] In addition, in a fixed pull-up speed range, an OSF ring field occurs in a wafer side as mentioned above, the diameter of an OSF ring field becomes large, so that a pull-up rate is quick in this pull-up speed range, it pulls up conversely, and the diameter of an OSF ring field becomes small, so that a rate is slow. If a pull-up rate is made still later, behavior will be carried out as the OSF ring field disappeared centering on the wafer. Therefore, by clarifying behavior of a pull-up rate and OSF ring area-size change, when this invention carries out thermal oxidation processing, the field which an oxidation induction stacking fault generates in the shape of a ring is able to manufacture the wafer which disappeared centering on the wafer. Moreover, in the wafer with which the OSF ring field disappeared on the wafer periphery, the whole wafer surface serves as a void field. Therefore, if the defect-free field and the rearrangement cluster field are generating in a wafer side, it is clear that the wafer's OSF ring field disappears centering on a wafer.

[0043]

[Example] In the following examples of a comparison and examples, the manufacturing installation 20 of the silicon single crystal by the CZ process shown in drawing 4 was used.

[0044] The manufacturing installation 20 of a silicon single crystal has the device in which the member and silicon crystal for dissolving silicon are pulled up etc., the member for the silicon dissolution is held in heating chamber 2a, and the device in which a silicon crystal is pulled up is

prepared in the interior and the exterior of pull-up chamber 2b. Moreover, it pulls up with heating chamber 2a, and middle chamber 2c is prepared between chamber 2bs.

[0045] The crucible 3 which holds the silicon L which is dissolving in heating chamber 2a is formed, and this crucible 3 is supported free [rotation and rise and fall] with the revolving shaft 5 by the driving gear which is not illustrated. A driving gear rotates a crucible 3 at a predetermined rotational frequency, in order to raise a crucible 3 by oil-level fall that the oil-level fall accompanying a pull-up of silicon single crystal S should be compensated and to stir silicon melt L. Although the revolving shaft has penetrated heating chamber 2a, since the airtight of chamber 2 inside and outside is held and it becomes the use under very bad temperature conditions, it is held at the special bearing which is not illustrated.

[0046] The crucible 3 consists of same quartz crucible the 3as the former a, and graphite crucible 3b which protects this.

[0047] It is arranged so that the heating heater 4 made to dissolve silicon in the side-attachment-wall part of a crucible 3 may enclose the perimeter. It is prepared in the outside of this heating heater 4 so that the heat insulator 12 which prevents that the heat from this heating heater is directly radiated on heating chamber 2a may enclose the perimeter of a heating heater. In addition, the heating heater 4 and the heat insulator 12 are attached in susceptor 16. This susceptor 16 is made using the very big ingredient of thermal resistivity.

[0048] An end is attached in the wire loop wheel machine 11, it pulls up, a wire 8 is formed and the chuck 10 holding seed crystal 9 which inserted in the top wall of head-lining section 6a of middle chamber 2c, and was hung down and lowered is attached in the lower limit of this pull-up wire 8 at pull-up chamber 2b. The wire loop wheel machine 11 pulls up silicon single crystal S which grows up to be the lower limit side of seed crystal 9 gradually according to the growth rate etc., and coincidence is made to always rotate it contrary to the hand of cut of a crucible 3.

[0049] Argon gas is introduced from the gas inlet 13 formed in the hold section of this pull-up chamber 2b, and after this argon gas circulates in heating chamber 2a, it is discharged from gas exhaust 14. Thus, it is for making it not make SiO gas or CO gas which occur in a chamber 2 with the dissolution of the silicon by heating of the heating heater 4 mix in silicon melt as mentioned above to circulate argon gas in a chamber 2.

[0050] a melt front face -- the upper part -- carbon -- or the funnel of 1-fold [which consisted of Mo], and double pile structure is installed. In the case of double pile structure, it may be loaded with the heat insulator between the lap. In the following examples of a comparison and examples, the funnel made from carbon loaded with the heat insulator in between with double structure was used.

[0051] The silicon single crystal was raised using such raising equipment.

[0052] After performing heat-of-combustion processing of 1100-degree-C 1 hour for the wafer which started and carried out mirror plane processing from the crystal in the steam ambient atmosphere and removing a surface oxide film by fluoric acid, the judgment of an OSF ring field was dipped in the light etching reagent for 2 minutes, actualized the crystal defect as an etch pit, and was performed by evaluating distribution and the consistency of OSF by the condensing LGT and the microscope. The judgment of a rearrangement cluster field dipped in SEKOETCHINGU liquid the wafer which started and carried out mirror plane processing from the crystal for 20 minutes, without heat-treating, actualized the crystal defect (dislocation loop) as an etch pit, and was performed by evaluating the distribution and consistency by the condensing LGT and the microscope. Moreover, the judgment of a void field was performed by measuring COP with foreign matter test equipment LS 6000.

[0053] In addition, the manufacture conditions of the crystal common to the example of a comparison and an example are shown below.

- crystal diameter: 208mm and the crystal body -- the manager : 800mm and, and crucible diameter: 22 inch and polycrystalline silicon raw material charge weight: 95kg and a funnel -- bore of a lower limit: 260mm and a funnel -- distance from a lower limit to a melt front face: 50mm and crucible rotation: 4rpm and level magnetic field impression: magnetic field strength in those with , and a crucible wall: dispersion within a field of 3000 gauss G (ΔG) -- the physical relationship on a funnel and the front face of melt -- concrete -- a funnel -- it depends on the conditions of the distance from a lower limit to a melt front face strongly. above -- a funnel -- if the distance from a lower limit

to a melt front face is 50mm, ΔG will be controlled by less than 10% of range, and the value of G in an ingot longitudinal direction will also be kept constant. Consequently, a silicon single crystal is raisable, the following examples of a comparison and an example putting V/G value in a solid-liquid interface into 10% or less of range by radial [of a crystal].

[0054] The silicon single crystal was raised on condition that below <the example 1 of a comparison>.

- Dopant kind: The addition approach of boron and a dopant: It is addition / pull-up rate in a crucible in a polycrystalline silicon raw material before dissolution initiation. : A part for 0.52mm/[0055] The wafer was cut down at intervals of 50mm from this crystal, and specific resistance and defective distribution were investigated. Change of the crystal orientation of the specific resistance of a crystal center is indicated to be defective distribution to drawing 7 . Specific resistance was 12 - 8 ohm-cm. By 0-200mm of crystal bodies, by 200-700mm, the rearrangement cluster existed, the OSF ring field was formed, in the lower part of a crystal, as for the OSF ring field, the diameter of an OSF ring field disappeared in the periphery section of a crystal in breadth and 700-800mm, and COP (void) existed all over the crystal.

[0056] In addition, since a crystal does not exist up, it is easy to be cooled rather than others and a part, and 0-200mm of crystal bodies is in the inclination for a temperature gradient G to become larger than other parts.

[0057] The silicon single crystal was raised on condition that below <the example 2 of a comparison>.

- Dopant kind: The addition approach of boron and a dopant: It is addition / pull-up rate in a crucible in a polycrystalline silicon raw material before dissolution initiation. : A part for 0.50mm/[0058] The wafer was cut down at intervals of 50mm from this crystal, and specific resistance and defective distribution were investigated. Change of the crystal orientation of the specific resistance of a crystal center is indicated to be defective distribution to drawing 8 . Specific resistance was 12 - 8 ohm-cm. The rearrangement cluster existed in 0-300mm of crystal bodies, by 300-600mm, a defect-free field is formed, in 600-800mm, the OSF ring field was formed and, in the lower part of a crystal, the diameter of an OSF ring field had spread.

[0059] The silicon single crystal was raised on condition that below <the example 3 of a comparison>.

- Dopant kind: The addition approach of boron and a dopant: It is addition / pull-up rate in a crucible in a polycrystalline silicon raw material before dissolution initiation. : A part for 0.48mm/[0060] The wafer was cut down at intervals of 50mm from this crystal, and specific resistance and defective distribution were investigated. Change of the crystal orientation of the specific resistance of a crystal center is indicated to be defective distribution to drawing 9 . Specific resistance was 12 - 8 ohm-cm. The rearrangement cluster existed covering the crystal body overall length.

[0061] The silicon single crystal was raised on condition that below <the example 4 of a comparison>.

- Dopant kind: The addition approach of boron and a dopant: It is addition / pull-up rate in a crucible in a polycrystalline silicon raw material before dissolution initiation. : A part for 0.50mm/[0062] The wafer was cut down at intervals of 50mm from this crystal, and specific resistance and defective distribution were investigated. Change of the crystal orientation of the specific resistance of a crystal center is indicated to be defective distribution to drawing 10 . Specific resistance was 16 - 11 ohm-cm. The rearrangement cluster existed covering the crystal body overall length.

[0063] Although it pulls up with the example 2 of a comparison and conditions are completely the same, it turns out that defective distribution changes greatly with differences in the dopant concentration under crystal.

[0064] The silicon single crystal was raised on condition that below <an example 1>.

- Dopant kind: The addition approach of boron and a dopant: It is addition / pull-up rate in a crucible in a polycrystalline silicon raw material before dissolution initiation. : A part for 0.52mm/[0065] The wafer was cut down at intervals of 50mm from this crystal, and specific resistance and defective distribution were investigated. Change of the crystal orientation of the specific resistance of a crystal center is indicated to be defective distribution to drawing 11 . Specific resistance was 16 - 11 ohm-cm. The rearrangement cluster existed in 0-300mm of crystal bodies, by 300-600mm, a defect-free

field is formed, in 600-800mm, the OSF ring field was formed and, in the lower part of a crystal, the diameter of an OSF ring field had spread. Although specific resistance was high and was a form with the narrow tolerance of defect-free crystal manufacture conditions, the defect-free crystalline region was generable over 300mm of ingot shaft orientations.

[0066] To the ability to have manufactured the defect-free field crystal over 300mm of crystal orientations by pulling up, as it is in the example 2 of a comparison, and considering a rate as a part for 0.50mm/, in the crystal of specific resistance 16 - 11 ohm-cm, as it was in the example 4 of a comparison, as the crystal of specific resistance 12 - 8 ohm-cm, a defect-free field crystal was not able to be manufactured by the same pull-up conditions. Based on this invention, it pulls up according to modification of the dopant concentration of a crystal, and conditions are changed, namely, by changing a pull-up rate into a part for 0.52mm/of an example 1 from a part for 0.50mm/of the example 4 of a comparison shows that a defect-free field can be formed.

[0067] The silicon single crystal was raised on condition that below <an example 2>.

- Dopant kind: The addition approach of boron and a dopant: It is addition / pull-up rate in a crucible in a polycrystalline silicon raw material before dissolution initiation. : According to change of the dopant concentration under crystal, it changed continuously as follows with the location of a crystal. Crystal body 0-100mm -> A part for 0.58mm/ 100-200mm -> A part for 0.54mm/ 200-400mm -> A part for 0.51mm/ 400-600mm -> A part for 0.50mm/ 600-800mm -> A part for 0.49mm/[0068] The wafer was cut down at intervals of 50mm from this crystal, and specific resistance and defective distribution were investigated. Change of the crystal orientation of the specific resistance of a crystal center is indicated to be defective distribution to drawing 12 . Specific resistance was 12 - 8 ohm-cm. The defect-free field was formed covering the crystal body overall length.

[0069] By pulling up according to change of the dopant concentration under crystal, and changing conditions shows that a defect-free field can be formed with a sufficient yield.

[0070]

[Effect of the Invention] As mentioned above, according to this invention, even if the dopant concentration under crystal changes, a defect-free field can be manufactured with a sufficient yield. Moreover, by doping elements other than silicon, the tolerance of the manufacture conditions of a defect-free field can be made large, and can be manufactured with a sufficient yield.

[Translation done.]

* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] Drawing showing the manufacturing installation of a common silicon single crystal

[Drawing 2] Relation between the defective kind in a silicon single crystal, and V/G value

[Drawing 3] The defective distribution mimetic diagram of a wafer side in case an OSF ring field exists near a wafer radius center

[Drawing 4] Crystal training equipment which impressed the level magnetic field and was equipped with thermal shield material

[Drawing 5] Relation between a defect-free field, and the specific resistance after donor killer annealing and a pull-up rate

[Drawing 6] Relation of a defective kind, and V/G value in case the dopant concentration under crystal differs

[Drawing 7] Change of the crystal orientation of defective distribution of the crystal of the example 1 of a comparison, and the specific resistance of a crystal center

[Drawing 8] Change of the crystal orientation of defective distribution of the crystal of the example 2 of a comparison, and the specific resistance of a crystal center

[Drawing 9] Change of the crystal orientation of defective distribution of the crystal of the example 3 of a comparison, and the specific resistance of a crystal center

[Drawing 10] Change of the crystal orientation of defective distribution of the crystal of the example 4 of a comparison, and the specific resistance of a crystal center

[Drawing 11] Change of the crystal orientation of defective distribution of the crystal of an example 1, and the specific resistance of a crystal center

[Drawing 12] Change of the crystal orientation of defective distribution of the crystal of an example 2, and the specific resistance of a crystal center

[Description of Notations]

2a Heating chamber,

2b Pull-up chamber

2c Middle chamber

3 Crucible

4 Heating Heater

12 Heat insulator

22 Funnel

40 Coaxial opposite electromagnet for level magnetic field impression

S Silicon single crystal

L Melting silicon

[Translation done.]

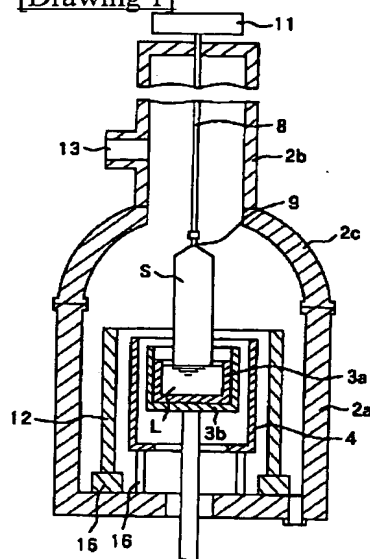
* NOTICES *

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

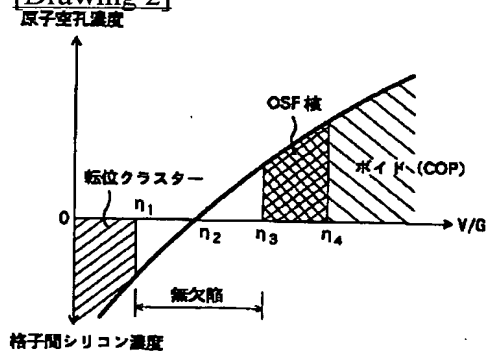
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

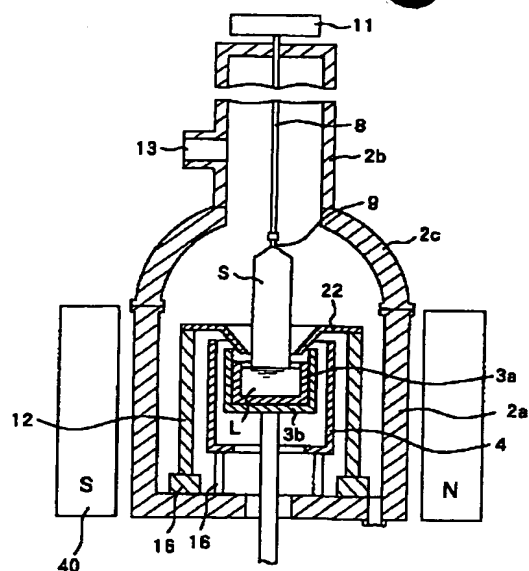
[Drawing 1]



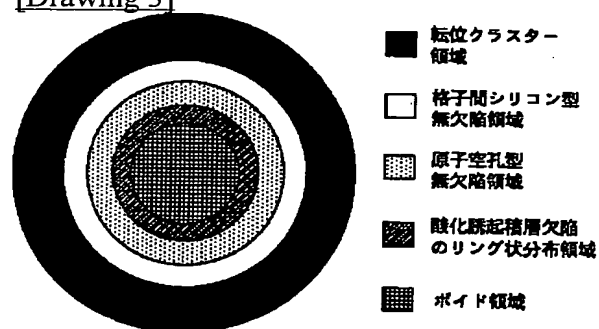
[Drawing 2]



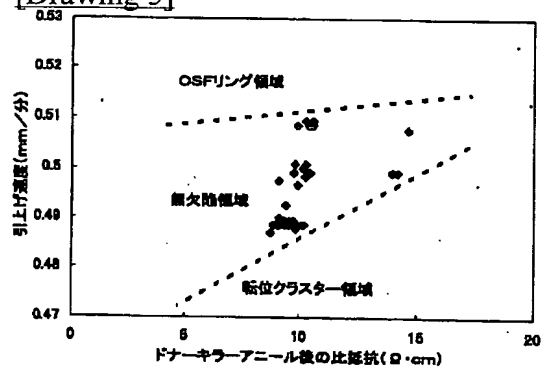
[Drawing 4]



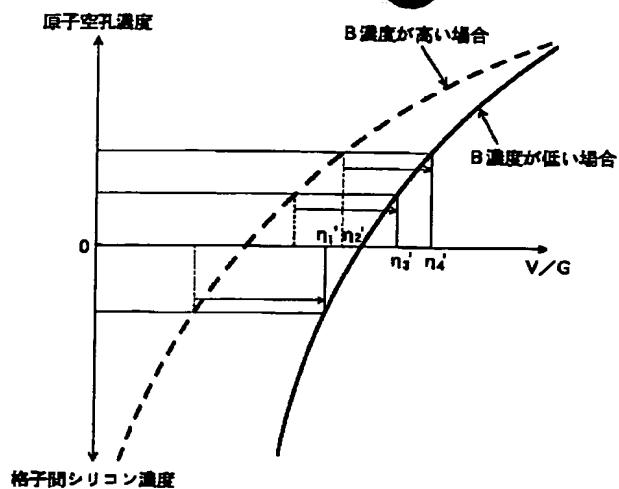
[Drawing 3]



[Drawing 5]

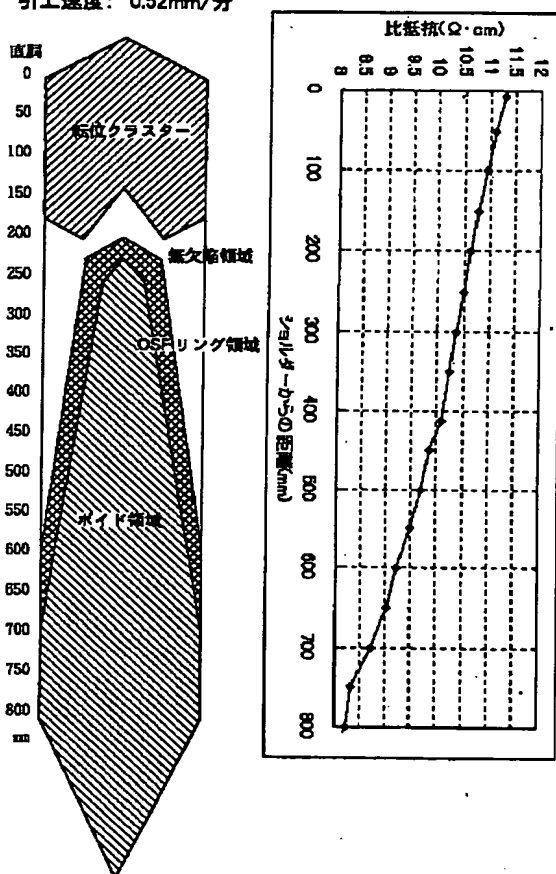


[Drawing 6]



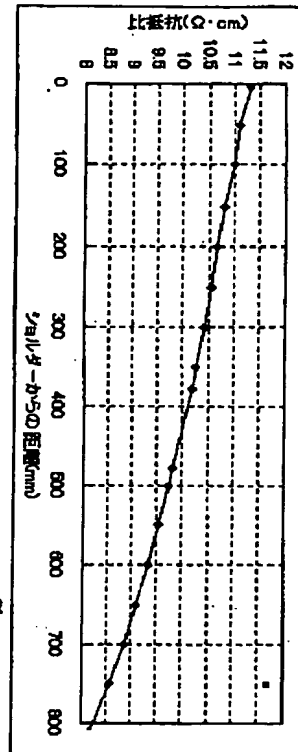
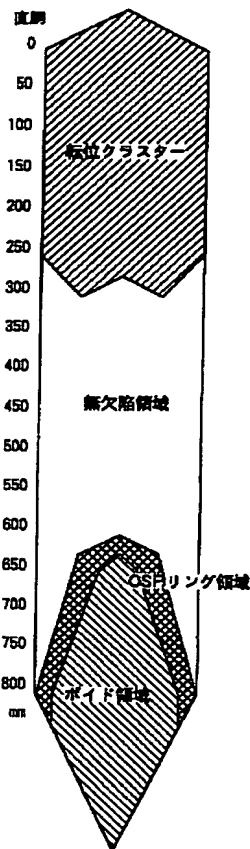
[Drawing 7]

引上速度: 0.52mm/分



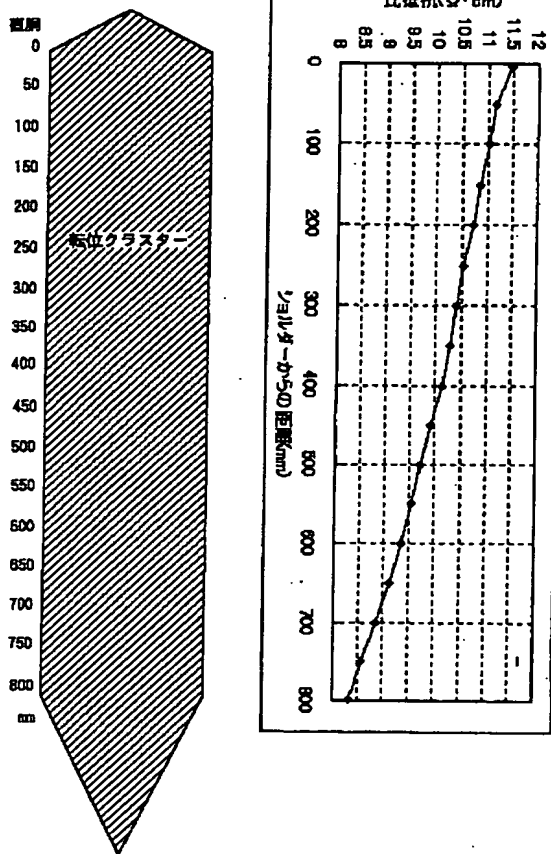
[Drawing 8]

引上速度: 0.50mm/分



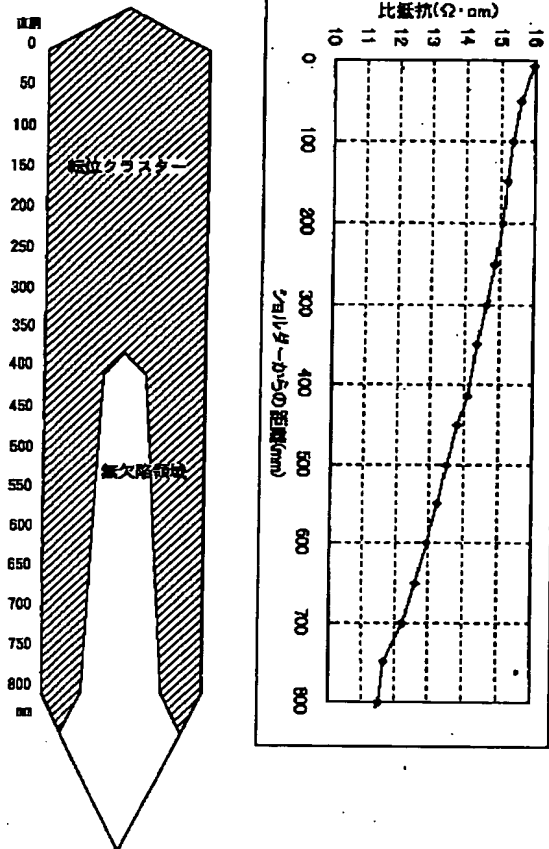
[Drawing 9]

引上速度: 0.48mm/分



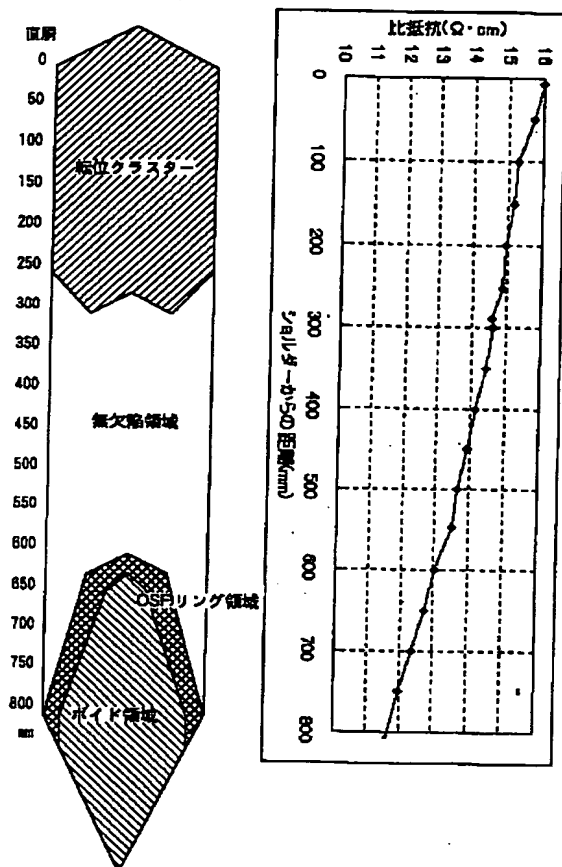
[Drawing 10]

引上速度: 0.50mm/分



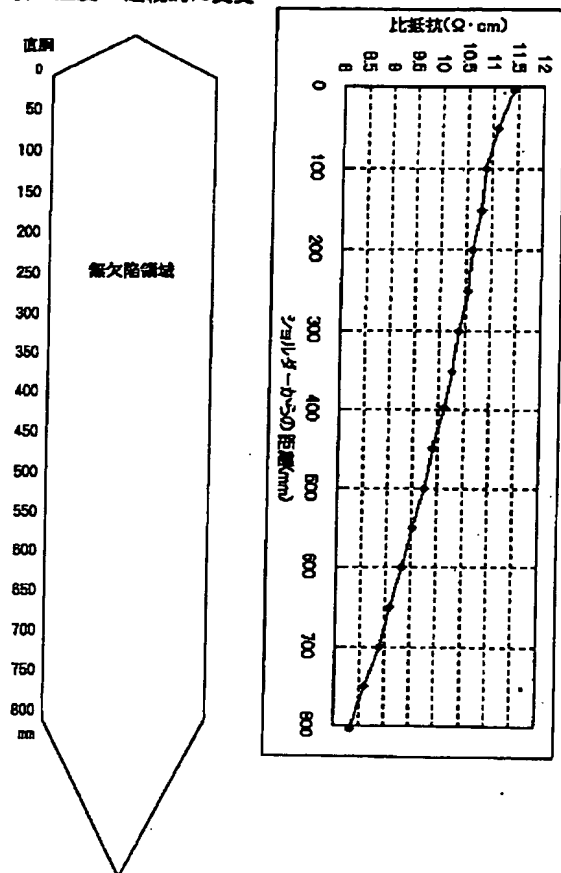
[Drawing 11]

引上速度: 0.52mm/分



[Drawing 12]

引上速度: 連続的に変更



[Translation done.]